

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP2005/015114

International filing date: 12 August 2005 (12.08.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-243044
Filing date: 23 August 2004 (23.08.2004)

Date of receipt at the International Bureau: 15 September 2005 (15.09.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 4 年 8 月 2 3 日

出 願 番 号
Application Number: 特 願 2 0 0 4 - 2 4 3 0 4 4

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

J P 2 0 0 4 - 2 4 3 0 4 4

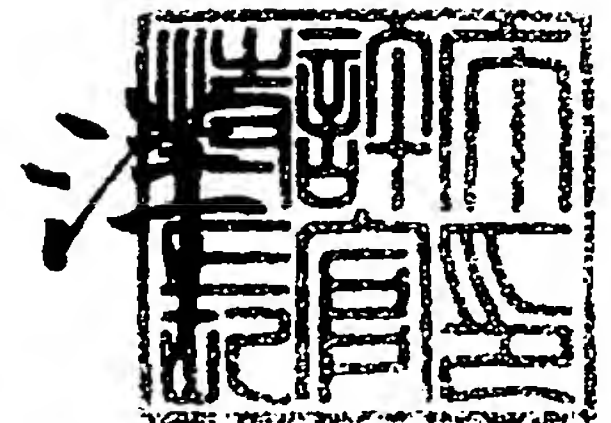
The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

出 願 人
Applicant(s): 株式会社半導体エネルギー研究所

2 0 0 5 年 8 月 3 1 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】	特許願
【整理番号】	P008113
【提出日】	平成16年 8月23日
【あて先】	特許庁長官 殿
【発明者】	
【住所又は居所】	神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
【氏名】	田中 幸一郎
【発明者】	
【住所又は居所】	神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
【氏名】	磯部 敦生
【発明者】	
【住所又は居所】	神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
【氏名】	山本 良明
【特許出願人】	
【識別番号】	000153878
【氏名又は名称】	株式会社半導体エネルギー研究所
【代表者】	山崎 舜平
【手数料の表示】	
【予納台帳番号】	002543
【納付金額】	16,000円
【提出物件の目録】	
【物件名】	特許請求の範囲 1
【物件名】	明細書 1
【物件名】	図面 1
【物件名】	要約書 1

【書類名】 特許請求の範囲

【請求項 1】

レーザ発振器と、前記レーザ発振器より出射されたレーザビームの端部を遮断するためのスリットと、集光レンズとを有し、
前記レーザビームの通過線上でスリットにできた像を集光レンズによって照射面に投影し、照射する機構を有し、
レーザビームに対して照射面を相対的に移動する手段とを有することを特徴とするレーザ照射装置。

【請求項 2】

第 1 のレーザ発振器と、第 2 のレーザ発振器と、前記第 1 のレーザ発振器より出射された第 1 のレーザビームの偏光方向を変える波長板と、複数のビームを合成するための偏光子と、合成したレーザビームの端部を遮断するスリットと、集光レンズとを有し、
前記合成したレーザビームの通過線上においてスリットにできた像を照射面に投影する手段とを有し、
レーザビームに対して照射面を相対的に移動する手段とを有することを特徴とするレーザ照射装置。

【請求項 3】

請求項 1 または請求項 2 において、
前記集光レンズは、2 枚の凸型シリンダリカルレンズまたは凸型球面レンズであることを特徴とするレーザ照射装置。

【請求項 4】

請求項 3 において、
前記 2 枚の凸型シリンダリカルレンズの曲率の方向は互いに直角であることを特徴とするレーザ照射装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、
前記レーザビームは、非線形光学素子によって変換された高調波であることを特徴とするレーザ照射装置。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項において、
前記レーザビームは、連続発振の YAG レーザ、YVO₄ レーザ、YLF レーザ、YAlO₃ レーザ、GdVO₄ レーザ、Y₂O₃ レーザなどの固体レーザや Ar レーザなどの気体レーザ、GaIn レーザ、GaAs レーザ、InAs レーザなどの半導体レーザ、Ti:サファイアレーザやクロム・フォルステライト結晶を用いたモードロックパルスレーザ、Yb:YAG レーザなどのパルス幅がフェムト秒 (10^{-15} 秒) 台で発振するレーザのいずれのレーザ発振器であることを特徴とするレーザ照射装置。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一項において、
前記非線形光学素子によって変換された高調波であることを特徴とする半レーザ照射装置。

【請求項 8】

請求項 1 乃至 7 において、
前記レーザ照射装置によって形成されるレーザ照射領域に対する微結晶領域の割合は 5 % 以下であることを特徴とするレーザ照射装置。

【請求項 9】

レーザ発振器から射出した第 1 のレーザビームをスリットに通して第 2 のレーザビームとし、
前記第 2 のレーザビームを集光レンズを用いて第 3 のレーザビームとし、
前記第 3 のレーザビームを照射面に入射し、
前記第 3 のレーザを前記照射面に対して相対的に走査することを特徴とするレーザ照射方

法。

【請求項 10】

第1のレーザ発振器より射出した第1のレーザビームの偏光方向を波長板によって変更したビームと、第2のレーザ発振器より射出した第2のレーザビームとを偏光子によって合成して第3のレーザビームとし、

前記第3のレーザビームを集光レンズを用いて第4のレーザビームとし、

前記第4のレーザビームを照射面に入射し、

前記第4のレーザを前記照射面に対して相対的に走査することを特徴とするレーザ照射方法。

【請求項 11】

請求項9または請求項10において、

前記集光レンズとして、2枚の凸型シリンドリカルレンズまたは凸型球面レンズを用いていることを特徴とするレーザ照射方法。

【請求項 12】

請求項9乃至請求項11のいずれか一項において、

前記レーザビームは、非線形光学素子によって変換された高調波を用いていることを特徴とするレーザ照射方法。

【請求項 13】

請求項9乃至請求項12のいずれか一項において、

前記レーザビームは、連続発振のYAGレーザ、YVO₄レーザ、YLFレーザ、YAlO₃レーザ、GdVO₄レーザ、Y₂O₃レーザなどの固体レーザやArレーザなどの気体レーザ、GaNレーザ、GaAsレーザ、InAsレーザなどの半導体レーザ、Ti：サファイアレーザやクロム・フォルステライト結晶を用いたモードロックパルスレーザ、Yb：YAGレーザなどのパルス幅がフェムト秒（ 10^{-15} 秒）台で発振するレーザのいずれのレーザ発振器を用いていることを特徴とするレーザ照射方法。

【請求項 14】

レーザ照射領域に対する微結晶領域の割合は5%以下であることを特徴とする請求項9乃至請求項13のいずれかに記載のレーザ照射方法。

【書類名】 明細書

【発明の名称】 半導体装置およびその作製方法

【技術分野】

【0001】

本発明は、半導体材料などに対して行われるようなアニールを、均一にかつ効率よく行うためのレーザ照射装置（レーザと、このレーザから出力されるレーザ光を被照射体まで導くための光学系を含む装置）およびレーザ照射方法に関するものである。また、前記のレーザ処理の工程を含んで作製された半導体装置およびその作製方法に関するものである。

【背景技術】

【0002】

近年、基板上に薄膜トランジスタ（以下TFTと記す）を製造する技術が大幅に進歩し、アクティブマトリクス型表示装置への応用開発が進められている。特に、多結晶半導体膜を用いたTFTは、従来の非結晶半導体膜を用いたTFTよりも電界効果移動度（モビリティともいう）が高いので高速動作が可能である。そのため、従来基板の外に設けられた駆動回路で行っていた画素の制御を、画素と同一の基板上に形成した駆動回路で行うことが試みられている。

【0003】

ところで、半導体装置に用いる基板は、コストの面から単結晶半導体基板よりも、ガラス基板が有望視されている。ガラス基板は、耐熱性に劣り、熱変形しやすいため、ガラス基板上に多結晶半導体膜を用いたTFTを形成する場合には、ガラス基板の熱変形を避けるために半導体膜の結晶化にレーザアニールが用いられる。

【0004】

レーザアニールの特徴は、輻射加熱あるいは伝導加熱を利用するアニール法と比較して処理時間を大幅に短縮できることや、半導体基板又は半導体膜を選択的、局所的に加熱して、基板に殆ど熱的損傷を与えないことなどがあげられている。なお、ここでいうレーザアニール法とは、半導体基板又は半導体膜に形成された損傷層やアモルファス層を再結晶化する技術や、基板上に形成された非晶質半導体膜を結晶化させる技術を指している。また、それは半導体基板又は半導体膜の平坦化や表面改質に適用される技術も含んでいる。

【0005】

レーザアニールに用いられるレーザ発振器はその発振方法により、パルス発振と連続発振の2種類に大別される。近年では、半導体膜の結晶化においてエキシマレーザのようなパルス発振のレーザ発振器よりもArレーザやYVO₄レーザのような連続発振のレーザ発振器を用いる方が、半導体膜内に形成される結晶の粒径が大きくなることが見出されている。半導体膜内の結晶粒径が大きくなると、該半導体膜を用いて形成されるTFTチャネル領域に入る粒界の数が減るので移動度が高くなり、より高性能なデバイスの開発に利用でき、そのため連続発振のレーザ発振器は脚光を浴びている。

【0006】

一般に、半導体装置に通常使用される厚さ数10～数百nmの珪素膜を連続発振のYAGレーザやYVO₄レーザで結晶化する場合、基本波よりも波長が短い第2高調波を用いる。これは、基本波よりも第2高調波の方が半導体膜に対する吸収係数が大きいいため、珪素膜の結晶化を効率よく行うことができるためである。なお、本工程に基本波を用いることはほとんど無い。

【0007】

この工程の一例を挙げると、10W、532nmの第2高調波にしたCW（連続発振）レーザビームを長軸方向300μm、短軸方向10μm程度の線状に整形し、この線状ビームの短軸方向にビームスポットを走査させてレーザアニールをさせることにより結晶化を行う。一度のスキャンで得られる大粒径結晶の領域の幅は200μm程度となる（以下、大粒径結晶が見られる領域を大粒径領域と呼ぶ）。このため、基板全面をレーザアニールにより結晶化するためには、ビームスポットの一度の走査によって得られた大粒径結晶領域の幅ずつ、レーザビームを走査する位置を、ビームスポットの長軸方向にずらしてレ

ーザアニールを行うことが必要となる。

【0008】

本発明者は、照射面またはその近傍において線状にしたレーザ光を半導体膜に照射する内容の発明を行い、既に出願している。

【特許文献1】特開2003-257885

【発明の開示】

【発明が解決しようとする課題】

【0009】

ここで、図20にビームスポット2001の半導体膜における照射跡と、ビームスポット2001の断面Aにおけるエネルギー密度分布2002を示す。

【0010】

一般に、TEM₀₀（シングル横モード）の連続発振のレーザ発振器から射出されたレーザビームの断面は図20の2002で示すガウス分布のエネルギー分布を有しており、均一なエネルギー密度分布を有しているのではない。

【0011】

例えば、ビームスポット中央付近の領域2003は、少なくとも1つの結晶粒（以下、大粒径の結晶粒と呼ぶ）に1つのTFIができる程度の結晶粒径を得ることができるしきい値（y）より大きいエネルギー密度とする。このとき、ビームスポット端部付近の領域2004は、結晶性領域が形成されるしきい値（x）よりはエネルギー密度が大きく、しきい値（y）よりはエネルギー密度が小さいため、レーザを半導体膜に照射すると、ビームスポット端部付近の領域2004には部分的に溶融しきれない領域が残り、中心付近の領域に形成されるような大粒径の結晶粒ではなく、粒径の比較的小さい結晶粒（以下、微結晶と呼ぶ）のみが形成されることになる。

【0012】

このようにして微結晶が形成された領域、すなわちビームスポット端部付近の領域2004に半導体素子を形成しても高い特性は期待できない。また、これを避けるためには大粒径の結晶粒が形成された部分、すなわちビームスポット中央付近の領域2003に半導体素子を形成する必要があるため、レイアウト上の制約を受けることは明らかである。従って、レーザビームが照射された領域全体に占める、微結晶が形成される領域の割合を減らすことが求められる。

【0013】

これを回避するには、レーザ光の強度の分布をガウス形状ではなくトップフラット型にする方法がある。トップフラットにする手法としては回折光学素子や光導波路を用いる手法がレーザ機器メーカーのカタログ等で紹介されている。トップフラットにすることで、レーザ光の分布における裾部分を急峻なものとし、レーザアニール後にできる結晶性不良領域を極端に減少させることができる。また、トップフラットにすることで、線状ビームの長軸方向が長くなったとしても、結晶性不良領域を少なくすることが可能となる。

【0014】

以上のとおり、トップフラットにする手法には利点があるが、そのうちの回折光学素子を用いる手法は、良い特性を得るためにナノメートルオーダーの微細加工が必要であり、技術的に困難な点が多く、コストも高い。また、光導波路のようなものを用いた場合、532nmの波長を持つレーザ光は干渉性があるため、照射面においてレーザ光強度の強弱が干渉縞として現れてしまう。

【0015】

また、図20のエネルギー分布を持つレーザを単に線状または矩形状に加工しても、レーザビームの端部は中心部と比較するとエネルギー密度が小さい。したがって、レーザビームのエネルギー密度分布を大粒径の結晶粒が形成されるエネルギー以上にすることが求められる。

【0016】

本発明は、上記の問題を解決し、レーザビームが照射された領域全体に占める、微結晶が

形成される領域の割合を減らし、半導体膜に対して良好にレーザ処理を行うことができるレーザ照射装置を提供することを目的とする。

【課題を解決するための手段】

【0017】

上記目的を達成するため、本願発明は以下の構成を採用する。なお、ここでいうレーザアニール法とは、半導体基板または半導体膜にイオン注入などにより形成された損傷領域やアモルファス領域を結晶化させる技術や、基板上に形成された非晶質半導体膜にレーザ照射を行って半導体膜を結晶化させる技術、単結晶ではない結晶性半導体膜（上記した単結晶ではない半導体膜をまとめて非晶質半導体膜と呼ぶ）にニッケルなどの結晶化を促進する元素を導入した後にレーザ照射を行うことによって結晶化をさせる技術などを指している。

【0018】

また、半導体基板または半導体膜の平坦化や表面改質に適用される技術も含んでいる。ここでいう半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、液晶表示装置や発光装置などの電気光学装置、さらにはこれらの電気光学装置を部品として含む電子装置も含まれるものとする。

【0019】

本発明で開示する発明の1つは、レーザ発振器と、このレーザ発振器から出射されたレーザビームの両端部分を遮断するスリットと、集光レンズとを有し、レーザビームの通過線上においてスリットにできた像を照射面に投影する手段と、レーザビームに対して照射面を相対的に移動する手段とを有することを特徴とする。

【0020】

他の発明の構成は、第1のレーザ発振器と、第2のレーザ発振器と、第1のレーザ発振器より出射されたレーザビームの偏光方向を変える波長板と、複数のビームを合成するための偏光子と、合成したビームの両端部分を遮断するスリットと、集光レンズとを有し、レーザビームの通過線上においてスリットにできた像を照射面に投影する手段と、レーザビームに対して照射面を相対的に移動する手段とを有することを特徴とする。

【0021】

上記発明の構成において、集光レンズは2枚の凸型シリンドリカルレンズまたは凸型球面レンズであることを特徴とする。

【0022】

上記発明の構成において、レーザ発振器から射出されるレーザは、連続発振のYAGレーザ、YVO₄レーザ、YLFレーザ、YAlO₃レーザ、GdVO₄レーザ、Y₂O₃レーザなどの固体レーザやArレーザなどの気体レーザ、GaNレーザ、GaAsレーザ、InAsレーザなどの半導体レーザ、Ti：サファイアレーザや、クロム・フォルステライト結晶を用いたレーザなどのモードロックパルスレーザ、Yb：YAGレーザなどのパルス幅がフェムト秒（10⁻¹⁵秒）台で発振するレーザ（フェムト秒レーザともいう）のいずれのレーザ発振器であることを特徴とする。

【0023】

上記発明の構成において、レーザビームはBBO（β-BaB₂O₄、ホウ酸バリウム）、LBO（Li₂B₄O₇、ホウ酸リチウム）、KTP（KTiOP₄、チタニルリン酸カリウム）、LiNbO₃（ニオブ酸リチウム）、KDP（KH₂PO₄、リン酸二水素カリウム）、LiIO₃（リチウムアイオデート）、ADP（NH₄H₂PO₄、リン酸二水素アンモニウム）、BIBO（BiB₃O₆、ビスマストリボレート）、CLBO（CsLiB₆O₁₀、セシウムリチウムボレート）、KB5（KB₅O₈・4H₂O、ボタジウムペンタボレート）などの非線形光学素子により、高調波に変換されていることを特徴とする。

【0024】

上記発明の構成において、本発明のレーザ照射装置を用いることにより、レーザ照射領域における微結晶領域が形成される割合が5%以下になることを特徴とする。

【発明の効果】

【0025】

本発明を用いることにより、半導体膜にレーザをする際に、レーザ照射面積に対する微結晶領域の割合を5%以下にし、半導体膜に対して良好にレーザ処理を行うことが可能なレーザ照射装置を提供することができる。

【発明を実施するための最良の形態】

【0026】

以下に本発明の実施の様態を図面を用いて説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。

【0027】

本発明は、凸型のシリンドリカルレンズを用いる第1のレーザ照射方法と、凸型の球面レンズを用いる第2のレーザ照射方法の2種類に大別される。このうち、第1のレーザ照射方法には、照射面に対してレーザビームが垂直に入射する場合と、照射面に対して斜めにレーザビームが入射する場合の2つの様態がある。なお、本実施の形態では、前者の第1のレーザ照射方法について以下に説明する。

【0028】

図1に示すレーザ発振器101は特に制限されることはなく、連続発振のレーザ、半導体レーザ、モードロックパルスレーザ、パルス幅がフェムト秒(10^{-15} 秒)台で発振するレーザ(フェムト秒レーザともいう)のいずれのレーザ発振器も使用することができる。例示すると、連続発振のレーザとしては、YAGレーザ、YVO₄レーザ、YLFレーザ、YAlO₃レーザ、GdVO₄レーザ、Y₂O₃レーザなどの固体レーザやArレーザなどの気体レーザ、半導体レーザとしては、GaNレーザ、GaAsレーザ、InAsレーザ、モードロックパルスレーザとしてはTi:サファイアレーザや、クロム・フォルステライト結晶を用いたレーザ、フェムト秒レーザとしてはYb:YAGレーザなどを提示することができる。

【0029】

また、レーザ発振器101として連続発振のレーザ発振器を用いた場合では、BBO、LBO、KTP、KDP、LiNbO₃、LiIO₃、CLBO、ATP、BIBO、KB5などの公知の非線形光学素子を用いて高調波に変換され、TEM₀₀(シングル横モード)でレーザビームを発振させる。

【0030】

レーザ発振器101から射出されたレーザビームは、スリット102を通る。スリット102は、線状または矩形状のビーム109の長軸方向に作用するように設置することで、線状または矩形状のビーム109の両端におけるエネルギーの弱い領域をできるだけ削除することができる。つまり、レーザの出射直後は図2(a)の形状のエネルギー密度分布を持つが、スリットを通すことにより、図2(b)の実線状のエネルギー密度分布を有するビームになる。

【0031】

本発明において使用するスリット102については特に制限されることはなく、スリットを通過した際に強度の弱い部分を遮断できる構造あるいは形状のものを使用することができる。例えば、図3で示すようなスリットを用いて遮蔽する。

【0032】

スリットは、その中央部に矩形状のスリット開口部301を有すると共に、スリット開口部301の長手方向の両端部には、レーザの種類やエネルギーによって両端部を開放または遮蔽してエネルギー分布を調節することが可能な遮蔽板302が配置されている。

【0033】

このように、レーザの種類やエネルギーによってスリット開口部301の両端で遮蔽板302を調節することにより、矩形状ビームのうち、特に長手方向の両端部のエネルギー分

布が不均一な部分を必要に応じてカットすることができる。

【0034】

次いで、ミラー103でレーザービームの方向を変える。なお、方向を変えた後のレーザービームの方向は、基板に対して垂直方向でも斜め方向でも構わない。

【0035】

その後、線状または矩形のビーム104の長軸方向および短軸方向に作用する凸型シリンドリカルレンズ105、106により、照射面にて線状または矩形のビーム104が形成される。本実施の形態では、集光レンズとして2つの凸型シリンドリカルレンズ105、106を用いている。凸型シリンドリカルレンズ105、106のうち、1つは線状または矩形のビームの長軸方向にビームの整形を行い、残りの1つは線状または矩形のビームの短軸方向にビームの整形を行う。

【0036】

凸型シリンドリカルレンズ105、106を用いる利点は、ビームの長軸方向と短軸方向の集光をそれぞれ独立して行うことができる点である。なお、凸型シリンドリカルレンズについて特に制限されることはなく、一方向にのみ伸縮が可能な長軸状の投影形状のビームを形成することができるものであれば、各種の構造および形状のものを使用することができる。そのような凸型シリンドリカルレンズとしては、入射側、出射側のいずれか一方に凸面が形成されているものでも、両側に凸面が形成されているものでもよいが、低収差、精度の面で入射側に凸面が形成されているものを使用することが好ましい。

【0037】

また、出射したビームのビーム径、出力、ビームの形状をそのまま用いることができる場合は、凸型シリンドリカルレンズを必ずしも2つ用いる必要はない。また、出射したビームの長軸と短軸の長さの比を保ったまま集光を行う場合は、凸型シリンドリカルレンズの代わりに、凸型球面レンズを用いても良い。

【0038】

半導体膜が成膜された基板107はガラスを材料としており、レーザー照射の際に基板107が落ちないように、吸着ステージ108に固定されている。吸着ステージ108は、Xステージ109、Yステージ110を用いて半導体膜の表面に平行な面上をXY方向に走査を繰り返し、半導体膜を結晶化させる。

【0039】

線状または矩形のレーザービームの両端はエネルギー不足であるために不完全な熔融が起きる。このことによって、微結晶領域が形成されるが、本発明により線状または矩形のビームの両端部分でエネルギーが不足している部分は除去することができるため、半導体膜を良好に結晶化することが可能になる。

【実施例1】

【0040】

本実施例は、第1のレーザーアニール方法および装置の実施例であって、かつ強度の弱い部分を遮断されたレーザー光を照射面に垂直に入射する例である。なお、本発明の実施の形態と同じ図面を用いるため、双方で同じ構成要素には同じ番号を用いる。

【0041】

図1のレーザー発振器101は、出力10W、繰り返し周波数80MHz、パルス幅1.0ps、波長532nm、ビーム径2.25mm、TEM₀₀（シングル横モード）のモードロックパルスレーザー発振器を用いた。モードロックパルスレーザーは、従来のパルス発振のレーザーで用いられている数十Hz～数百Hzの周波数帯よりも著しく高い周波数帯を用いる。パルス発振でレーザー光を半導体膜に照射してから半導体膜が完全に固化するまでの時間は数十ns～数百nsと言われており、10MHz以上のパルスレーザー発振器を用いると、半導体膜がレーザー光によって熔融してから固化するまでに、次のパルスのレーザー光を照射できる。

【0042】

従来のパルス発振のレーザーを用いる場合と異なり、半導体膜中において固液界面を連続

的に移動させることができるので、走査方向に向かって連続的に成長した結晶粒を有する半導体膜が形成される。具体的には、含まれる結晶粒の走査方向における幅が $10 \sim 30 \mu\text{m}$ 、好ましくは $10 \sim 60 \mu\text{m}$ とし、走査方向に対して垂直な方向における幅が $1 \sim 5 \mu\text{m}$ 程度の結晶粒の集合を形成することができる。

【0043】

そこから射出したレーザービームは、スリット102によってレーザービームの強度が弱い部分を遮断される。スリット102は線状または矩形状のビームの長軸方向に作用するように設置することにより、線状または矩形状のビームの両端におけるエネルギーの弱い領域を削除することができ、同時に線状または矩形状のビームの長軸方向の長さを調節することができる。つまり、レーザーの出射直後は図2(a)の形状のエネルギー密度分布を持つが、スリットを通すことによって図2(b)の実線状のエネルギー密度分布を有するビームになる。

【0044】

次いで、ミラー103によってレーザービームの方向を変える。本実施例では基板に対して垂直方向に向きを変えるが、方向を変えた後のレーザービームの方向は、基板に対して垂直方向でも斜め方向でも構わない。

【0045】

その後、線状または矩形状のビームの長軸方向および短軸方向に作用するシリンダリカルレンズ105、106により、照射面にて線状または矩形状のビームが形成され、半導体膜に照射される。本実施例において、2つのシリンダリカルレンズ105、106のうち、1つは線状または矩形状のビームの長軸方向にビームの整形を行い、残りの1つは線状または矩形状のビームの短軸方向にビームの整形を行う。シリンダリカルレンズは一方向に曲率を持っているため、一次元方向のみに集光または拡散をさせることが可能になる。そこで、2つのシリンダリカルレンズの曲率の方向を、1つはX軸ステージの動作方向（以後、X軸方向とする）とし、残りの1つはY軸ステージの動作方向（以後、Y軸方向とする）とすると、照射面におけるビームスポットの大きさをX軸方向およびY軸方向で任意に変更することができるため、光学調整が容易であり、かつ調整の自由度が高い。

【0046】

半導体膜が成膜された基板107は、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどに代表されるガラス基板、石英基板、セラミックス基板、ステンレス基板、プラスチック基板やアクリル基板に代表される可撓性を有する基板、単結晶半導体基板（代表的には、N型またはP型の単結晶シリコン基板、GaAs基板、InP基板、GaN基板、SiC基板、又はZnSe基板）などのいずれかを材料としており、レーザー照射の際に基板107が落ちないように、吸着ステージ108に固定されている。吸着ステージ108は、Xステージ109、Yステージ110を用いて半導体膜の表面に併合な面上をXY方向に走査を繰り返し、半導体膜を結晶化させる。

【0047】

本発明を用いることによって、線状または矩形状のビームの両端がエネルギー不足になることが少なくなるため、レーザー照射領域中に占める微結晶領域の割合が5%以下になり、半導体膜を良好にアニールすることができる。

【実施例2】

【0048】

本実施例では、CWLCレーザーを2台用いて、レーザーの合成を行った後に本発明の光学系に通し、これを照射するものである。

【0049】

図4において、レーザー401、402は、公知のもので連続発振のレーザー、すなわち、YAGレーザー、YVO₄レーザー、YLFレーザー、YAlO₃レーザー、GdVO₄レーザー、Y₂O₃レーザー、アレキサンドライドレーザー、Ti:サファイアレーザーなどの連続発振の固体レーザー、GaNレーザー、GaAsレーザー、InAsレーザーなどの連続発振の半導体レーザー、Arレーザーなどの連続発振の気体レーザー、などのいずれかを用いることができる。

【0050】

レーザ401、402は必要に応じて、BBO、LBO、KTP、KDP、 LiNbO_3 、 LiIO_3 、CLBO、ATP、BIBO、KB5などの公知の非線形光学素子により高調波に変換する。また、半導体レーザは自ら発光して励起するため、フラッシュランプを用いて励起させる固体レーザよりエネルギー効率がよい。

【0051】

本実施例では、レーザ401、402は連続発振のYAGレーザを用い、非線形光学素子により第2高調波に変換して用いている。なお、ここで用いるレーザは、波長が550nm以下で出力安定性の著しく高いものを用いることが望ましい。

【0052】

レーザビームの合成を行うためには、 $\lambda/2$ 波長板403、偏光ビームスプリッタ404、スリット405、ミラー406、407、凸シリンドリカルレンズ408、409などを具備した装置を用いて行う。

【0053】

2台のレーザ発振器401、402から射出されたそれぞれのレーザビームは、同一方向の偏光方向を有すると合成することができない。そのため、2つのレーザビームのうち、第1のレーザビームは、 $\lambda/2$ 波長板403を透過させて偏光方向を 90° 回転させることによって、偏光方向を互いに独立にさせる。また、第2のレーザビームは、ミラー406などを用いて偏光ビームスプリッタへ入射する。その後、偏光ビームスプリッタ404に通して第1のレーザビームと第2のレーザビームを重ね合わせる。重ね合わされたレーザビームは、スリットに導入してエネルギーの小さい部分を遮断し、ミラーで反射させる。その後、2つの凸シリンドリカルレンズ408、409を通して、合成されたビームの短軸方向及び長軸方向の長さを調節した後に半導体膜410に照射される。なお、スリット405を通過する前に回折光学素子や光導波路などを用いたホモジナイザーを用いると、レーザのエネルギー分布はより均一になり、長軸方向から見ると矩形状になる。

【0054】

また、2台のレーザ発振器401、402を用いてスリットで1つの像になるように合成を行うとき、実際には光学系の調整の都合で、スリット405で1つの像となるが、スリット405の通過後にはビームが分かれてしまい、このままでは像が1つにならない場合もある。しかし、ミラー407で反射させた後に、2つのシリンドリカルレンズ408、409、若しくは凸型球面レンズを用いることによって、ビームを半導体膜410上に再び1つの像とすることができる。すなわち、スリット上における像と半導体膜上における像が共役の関係にすることができる。

【0055】

基板上の半導体膜410を結晶化するためには、線状ビームを、長軸方向に適当な照射ピッチでずらしながら、長軸方向に垂直な方向に走査する。この動作はレーザ発振器と光学系（ $\lambda/2$ 波長板403、偏光ビームスプリッタ404、ミラー407、シリンドリカルレンズ408、409）は固定し、Xステージ411、Yステージ412を用いて基板上を線状ビームが走査するように、基板を移動させて行う。

【0056】

本実施例では、複数のレーザ発振器を用いて、複数のレーザ発振器から射出する各レーザ光を重ね合わせることを特徴とする。さらには、合成したレーザ光にスリットと凸型シリンドリカルレンズを2枚若しくは凸型球面レンズを組み合わせた本発明の光学系に通した後にレーザ結晶化を行うことを特徴とする。

【0057】

上記特徴により、微結晶領域が少ない半導体膜を作製することができる。また、本発明を利用することにより、レーザ照射領域中における微結晶形成領域の割合が5%以下になる。

【0058】

さらに、2台のレーザを合成して図5(a)のようにレーザの照射を行うと、図5(b)

のように1台でレーザを照射する場合と比較すると、レーザ発振器2台分のエネルギーを一度に半導体膜501に与えることができるため、同じエネルギーを与える場合では、レーザ発振器1台でレーザ照射を行う場合よりもビームスポットを大きくすることができる。この方法を用いることにより、大粒径を形成する半導体膜502の幅を500 μ mにすることが可能である。

【0059】

従来では、隣り合う結晶化領域の境界には微結晶領域が形成され、リッジも形成されるため、隣り合う結晶化領域をまたぐようにTF Tを作製しない。ところが、設計上いろいろな位置にTF Tを配置しなければならない場合が生ずる。すなわち、限られた面積の中で集積度を上げようとするときは、隣り合う結晶化領域をまたいでTF Tが位置する必要が出てくる。ところが、このようにTF Tを形成すると、TF Tが有する半導体膜の結晶化状態がそれぞればらつく。電子機器の特性は、電子回路に含まれるTF Tの電子移動度が一番低い部分に従うことになるため、この部分がボトルネックとなる。

【0060】

図21にレーザ照射を行った後のTF Tのレイアウトの一例として、発光素子の画素に用いるTF Tのレイアウトを示す。2100は半導体膜、2101はソース信号線、2102はゲート信号線、2103は電流供給線、2104はスイッチング用TF T、2105は駆動用TF T、2106は容量、2107は発光素子である。また、図22(C)の2201の部分は、図20の微結晶領域2004に相当する。

【0061】

従来では、図22の領域2201にもTF Tを作らざるを得ないところであるが、本発明のレーザ照射を行うと、図21(C)のようにレーザ照射領域における微結晶領域2109の割合が5%以下に減少させることができるため、TF Tの配置の自由度が向上する。特に、本実施例の方法を用いると、レーザの照射幅を500 μ mにすることができるため、さらに自由なレイアウトでTF Tを作製することが可能となる。

【0062】

本実施例のようにレーザを照射することにより、TF Tの配置の自由度が向上する。なお、このときに形成される微結晶領域2109に配線を形成することで、一台でレーザ照射を行う場合と比較すると、更なる半導体装置の小型化、省スペース化、及び歩留まりの向上を図ることができる。

【0063】

なお、本実施例は実施の形態及び他の実施例と自由に組み合わせることが可能である。

【実施例3】

【0064】

本実施例では、本発明のレーザ照射装置を用いて結晶化を行った半導体膜を用いて、剥離可能なデュアルゲートTF Tを作成する例を示す。

【0065】

まず、図6(A)に示すように、絶縁表面を有する第1の基板601上に金属膜602、酸化珪素膜604を順に設け、この金属を有する金属酸化膜603を自己整合的に形成する。なお、第1の基板601は後の工程に耐えることができる基板であれば良く、例えばガラス基板、石英基板、セラミックス基板、シリコン基板、金属基板またはステンレス基板を用いることができる。

【0066】

本実施例では、金属膜602にW(タングステン)を用い、Wを有する金属酸化膜603(WO_x ($x=2\sim3$))を形成する。金属膜603の材料として、W以外には、Ti、Ta、Mo、Nd、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Irから選ばれた元素またはこれらの元素を主成分とする合金材料若しくは窒素や酸素などとの化合物材料からなる単層、あるいはこれらの積層を用いることができる。金属膜602の作製方法として例えば、金属のターゲットを用いるスパッタリング法により形成すればよい。なお金属膜602の膜厚は、10nm \sim 200nm、好ましくは50nm \sim 75nmとなるよ

うに形成すればよい。

【0067】

また、金属膜602の代わりに、上記の金属が窒化された（例えば、窒化タングステンや窒化モリブデン）膜を用いても構わない。また金属膜602の代わりに上記金属の合金（例えば、WとMoとの合金： W_xMo_{1-x} ）膜を用いてもよい。この場合、成膜室内に第1の金属（W）及び第2の金属（Mo）といった複数のターゲットを用いたり、第1の金属（W）と第2の金属（Mo）との合金のターゲットを用いたスパッタリング法により形成すればよい。

【0068】

また更に、金属膜602に窒素や酸素を添加してもよい。添加する方法として例えば、金属膜に窒素や酸素をイオン注入したり、成膜室を窒素や酸素雰囲気としてスパッタリング法により形成したりすればよく、又はターゲットとして窒化金属を用いてもよい。

【0069】

次に、酸化珪素膜604上にTF Tの下部電極605を形成する。下部電極605は、金属又は一導電型の不純物を添加した多結晶半導体で形成することができる。金属を用いる場合は、タングステン（W）、モリブデン（Mo）、チタン（Ti）、タンタル（Ta）、アルミニウム（Al）などを用いることができる。本実施例では、下部電極605としてタングステンをし、タングステン層を50nmの厚さで形成する。なお、下部電極605の厚さは、20nm～50nmの厚さであればよい。

【0070】

その後、マスク（例えばレジストマスク）を用いてエッチングすることによって下部電極605を形成する。このとき、例えば、酸素プラズマをあてることにより、レジストマスクを細めることができる。このような工程を経た後にエッチングを行うと、ゲート電極となる下部電極605にテーパーを付けることができる。

【0071】

なお、所定の場所に材料を吐出することが可能な印刷法や、インクジェット法に代表される液滴吐出法により、下部電極605を直接形成することも可能である。この方法を用いると、マスクを用いることなく下部電極605を形成することができる。

【0072】

図6（B）は、下部電極605の上面図を示し、a—bにおける断面図が図6（A）に相当する。

【0073】

次に、図7（A）に示すように、第1のゲート絶縁膜701を形成する。第1のゲート絶縁膜701は少なくとも酸素または窒素を有する絶縁膜である。なお、本実施例では、窒化酸化珪素膜（ SiN_xO_y ）（ $x > y$ ）（ $x, y = 1, 2, \dots$ ）701aを50nm、酸化窒化珪素膜（ SiO_xN_y ）（ $x > y$ ）（ $x, y = 1, 2, \dots$ ）701bを100nmの厚さで形成するが、これに限定されるものではない。

【0074】

次に、非晶質半導体膜を設ける。形成される非晶質半導体膜は、減圧熱CVD法、プラズマCVD法またはスパッタ法などの成膜法で形成する。また、シラン（ SiH_4 ）を原料として微結晶半導体膜を形成しても良い。

【0075】

次に、半導体膜を覆って設けられた絶縁膜を形成する（図示せず）。本実施例では、酸化珪素膜を用いる。なお、この絶縁膜の材料は、酸化珪素膜以外では、窒化酸化珪素、窒化珪素膜を用いても良い。本実施例では、酸化珪素膜を300nmの厚さでスパッタ法を用いて形成する。ここで形成した酸化珪素膜によって半導体膜を物理的に押さえつけ、レーザー照射による膜飛びを防止する役割を持つ。

【0076】

次に、本発明のレーザー照射装置によってレーザー照射を行い、微結晶半導体膜の結晶化を行い、結晶性半導体膜702を形成する。本発明のレーザー照射装置を用いてレーザー照射を行

うと、レーザ照射領域中に占める微結晶領域の割合が5%以下となるため、形成された半導体膜を用いて作成したTFTは、特性が良好かつ均一になる。また、レイアウトやサイズの制約が非常に少なくなるため、半導体装置を作成する際のデザインルールが大幅に緩和される。また、本発明を用いることによって半導体装置として使うことができない領域が大幅に減少するため、歩留まりが向上し、コスト削減に大きく役立つ。

【0077】

その後、結晶性半導体膜702上にある絶縁膜を除去し、第2のゲート絶縁膜703を形成する。第2のゲート絶縁膜703は、第1のゲート絶縁膜701と同様に、少なくとも酸素または窒素を有する絶縁膜を用いればよい。本実施例では、窒化酸化珪素膜(SiN_xO_y) ($x > y$) ($x, y = 1, 2, \dots$)を40nm積層する。

【0078】

次に、上部電極704となる第2導電膜をこの上に形成する。第2導電膜は下部電極605と同様に、導電性を有する膜であれば良く、本実施例ではW(タングステン)とTaN(窒化タンタル)の積層膜を用いる。

【0079】

第2導電膜を所定の形状にパターニングするため、マスク、例えばレジストマスクを形成する。このとき、下部電極605を用いた裏面露光により所定の形状を有するレジストマスク705を形成することができる。このレジストマスク705を用いて、上部電極704を所定の形状にパターニングする。

【0080】

また、別の方法として、所定の場所に材料を吐出することが可能な印刷法や、インクジェット法に代表される液滴吐出法により、上部電極704を直接形成することも可能である。

【0081】

また図7(B)は、上部電極704上にレジストマスク705が設けられた上面図を示し、a-bにおける断面図が図7(A)に相当する。

【0082】

その後図8(A)に示すように、パターニングされた上部電極704を用いて、半導体膜に不純物元素を添加する。

【0083】

そして、下部電極605と、上部電極704を別に制御するため、それぞれ配線を設ける。このとき、下部電極605と配線とを接続するコンタクトホールを設けるため、上部電極704の一部を除去する。このとき、上部電極704上にマスク、例えばレジストマスクを設けて、上部電極704の一部をエッチングすればよい。

【0084】

また図8(B)は、一部がエッチングされた上部電極704の上面図を示し、a-bにおける断面図が図8(A)に相当する。

【0085】

なお、下部電極605と、上部電極704とを同じように制御する場合、上記のように上部電極704の一部を除去する必要はない。下部電極605上に設けられる第1のゲート絶縁膜701にコンタクトホールを形成し、このコンタクトホールに上部電極704を形成することにより、下部電極605と、上部電極704とは接続することができる。

【0086】

また、図9(A)に示すように、上部電極704を積層構造とするため、さらに導電膜704bを形成してもよい。本実施例では、マスク、例えばレジストマスクを用いて、導電膜704bを所定の形状にパターニングしてもよいし、所定の場所に材料を吐出することが可能な印刷法や、インクジェット法に代表される液滴吐出法により、導電膜704bを直接形成してもよい。そして、導電膜704bを設けた状態で、不純物元素を添加してもよい。このとき、導電膜704aに重なるように、低濃度不純物領域(LDD領域)を形成することができる。

【0087】

次に、半導体膜702に添加された不純物元素の活性化のための加熱処理を行う。本実施例では、ラビッドサーマルアニール法(RTA法)を用いて、窒素雰囲気にした炉中において500～800℃に加熱する。また、レーザ照射処理を行ってもよい。本発明のレーザ照射装置を用いると、レーザの端のエネルギーの弱い部分を遮断してから照射することができるため、半導体膜702中に添加された不純物元素の活性化を偏り無く良好に行うことができる。

【0088】

その後、上部電極704及び704bを覆って、絶縁膜901を形成する。絶縁膜901は、酸化珪素(SiO_x)、窒化珪素(SiN_x)、酸化窒化珪素(SiO_xN_y) ($x > y$)、窒化酸化珪素(SiN_xO_y) ($x > y$) ($x, y = 1, 2, \dots$)等の、少なくとも酸素又は窒素を有する絶縁膜を用いることができる。本実施の形態では、酸化窒化珪素を用いる。特に、プラズマCVD法により絶縁膜901を形成することで、多くの水素を有することができる。この水素によって半導体膜214のダングリングボンドを低減することができるため好ましい。そのため、絶縁膜901を設けた状態で、加熱処理を施すとよい。

【0089】

次いで、絶縁膜901を覆って、層間絶縁膜902を形成し、平坦性を高めることができる。このような層間絶縁膜は、有機材料や無機材料を用いることができる。有機材料としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジスト又はベンゾシクロブテン、シロキサン、ポリシラザンを用いることができる。シロキサンとは、珪素(Si)と酸素(O)との結合で骨格構造が構造され、置換基に少なくとも水素を含む、又は置換基にフッ素、アルキル基、又は芳香族炭化水素のうち少なくとも1種を有するポリマー材料、を出発原料として形成される。またポリシラザンとは、珪素(Si)と窒素(N)の結合を有するポリマー材料、いわゆるポリシラザンを含む液体材料を出発原料として形成される。無機材料としては、酸化珪素(SiO_x)、窒化珪素(SiN_x)、酸化窒化珪素(SiO_xN_y) ($x > y$)、窒化酸化珪素(SiN_xO_y) ($x > y$) ($x, y = 1, 2, \dots$)等の、少なくとも酸素又は窒素を有する絶縁膜を用いることができる。また、層間絶縁膜902として、これらの絶縁膜を積層したものを用いてもよい。特に、有機材料を用いて層間絶縁膜を形成すると、平坦性は高まる一方で、有機材料によって水分や酸素が吸収されてしまう。これを防止するため、有機材料上に、無機材料を有する絶縁膜を形成するとよい。無機材料に窒素を有する絶縁膜を用いると、Na等のアルカリイオンの侵入を防ぐことができる。

【0090】

なお、絶縁膜901形成後の加熱処理は、層間絶縁膜902を形成後に行っても構わない。

【0091】

その後、層間絶縁膜902、絶縁膜901、第2のゲート絶縁膜703にコンタクトホールを形成し、不純物領域と接続する配線903を形成する。

【0092】

また、さらに配線上に保護膜として機能する絶縁膜を形成してもよい。このような絶縁膜は、酸化珪素(SiO_x)、窒化珪素(SiN_x)、酸化窒化珪素(SiO_xN_y) ($x > y$)、窒化酸化珪素(SiN_xO_y) ($x > y$) ($x, y = 1, 2, \dots$)等の、少なくとも酸素又は窒素を有する絶縁膜を用いることができる。特に、不純物元素の侵入を防ぐためには、窒素を有する絶縁膜を用いると好ましい。

【0093】

また図13(B)は、配線903、下部電極605に接続される配線、及び上部電極704及び704b(ゲート電極)に接続される配線が設けられた状態における上面図を示し、a-bにおける断面図が図13(A)に相当する。なお、上部電極704bは図示しない。

【0094】

このようにして下部電極605及び上部電極（導電膜304a、304b）を有するデュアルゲート型TF Tを形成することができる。デュアルゲート型TF Tの下部電極605は、上部電極704及び704bと別に制御できる特徴を有する。

【0095】

ところで、微細なTF Tを形成する場合、微細化に伴ってゲート絶縁膜の物理的な膜厚を薄くする必要がある。しかし、薄すぎると、上部電極704にオフとなる信号を入力するときであっても電流が流れてしまい、低電力化の妨げとなる。このとき、デュアルゲート型TF Tの下部電極605を制御することにより、正確にオフ状態とすることができる。その結果、低消費電力化を図ることができる。また、下部電極605により、しきい値電圧（ V_{th} ）を制御することもできる。

【0096】

また、本実施例で示したデュアルゲート型TF Tは、絶縁層を挟んだ下部ゲート電極と半導体層とで容量を形成することができる。

【0097】

さらに、以上の工程によって作製されたTF Tは、Wを有する金属酸化膜603の部分で剥離し、別の基板、例えば可撓性を有する基板に接着手段を介して貼り付けることができる。なお、剥離した後の基板601は再利用することができる。

【実施例4】

【0098】

本発明のレーザ照射装置およびレーザ照射方法を用いて、種々のTF Tを同一基板上に作製する例を示す。

【0099】

図10（A）に示すように、絶縁表面を有する基板1000上に下地膜1001を形成する。本実施例では、基板1000としてガラス基板を用いる。なお、ここで用いる基板には、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラスなどのガラス基板、石英基板、セラミックス基板、ステンレス基板などを用いることができる。また、プラスチック、アクリルなどに代表される可撓性を有する材料からなる基板は、一般的に他の基板と比較して耐熱温度が低い傾向にあるが、本工程の処理に耐え得る材質であれば用いることができる。

【0100】

下地膜1001は、基板1000に含まれるナトリウムなどのアルカリ金属やアルカリ土類金属が半導体中に拡散し、半導体素子の特性に悪影響を及ぼすのを防ぐために設ける。このため、アルカリ金属やアルカリ土類金属の半導体中への拡散を抑えることのできる酸化珪素や窒化珪素、窒化酸化珪素などの絶縁膜を用いて形成する。また、下地膜1001は単層または積層構造のいずれでもよい。本実施例では、プラズマCVD法（Chemical Vapor Deposition：化学気相成長法）を用いて窒化酸化珪素膜を10～400nmの膜厚になるように成膜した。

【0101】

なお、基板1000として、ガラス基板またはプラスチック基板のようにアルカリ金属やアルカリ土類金属が多少なりとも含まれている基板を用いている場合には、不純物の拡散を防ぐために下地膜を設けることは有効であるが、石英基板など不純物の拡散がさほど問題にならない基板を用いる場合には必ずしも下地膜1001を設ける必要はない。

【0102】

次いで、下地膜1001上に非晶質半導体膜1002を形成する。非晶質半導体層702は、公知の方法（スパッタリング法、LPCVD法、プラズマCVD法など）により、25～100nm（好ましくは30～60nm）の厚さで形成する。ここで用いる非晶質半導体膜1002は、珪素やシリコンゲルマニウムなどを用いることができるが、ここでは珪素を用いる。シリコンゲルマニウムを用いる場合、ゲルマニウムの濃度は0.01～4.5atomic%程度であることが好ましい。

【0103】

続いて図10(B)に示すように、本発明のレーザアニール装置を用いて非晶質半導体膜1002にレーザ1003を照射して結晶化を行う。本実施例では、レーザ1003として10W、第2高調波、TEM₀₀モード（シングル横モード）発振のNd:YVO₄レーザを用い、球面レンズ1004、1005を通して照射を行う。

【0104】

ここで挙げたレーザに限らず、連続発振のレーザ、半導体レーザ、モードロックパルスレーザ、パルス幅がフェムト秒（10⁻¹⁵秒）台で発振するレーザ（フェムト秒レーザともいう）のいずれのレーザ発振器も使用することができる。

【0105】

例示すると、連続発振のレーザとしては、YAGレーザ、YVO₄レーザ、YLFレーザ、YAlO₃レーザ、GdVO₄レーザ、Y₂O₃レーザなどの固体レーザやArレーザなどの気体レーザ、半導体レーザとしては、GaInレーザ、GaAsレーザ、InAsレーザ、モードロックパルスレーザとしてはTi:サファイアレーザや、クロム・フォルステライト結晶を用いたレーザ、フェムト秒レーザとしてはYb:YAGレーザなどを用いることができる。

【0106】

また、レーザ1003は、BBO、LBO、KTP、KDP、LiNbO₃、LiIO₃、CLBO、ATP、BIBO、KB5などの公知の非線形光学素子により高調波に変換されている。なお、本実施例では、レーザ1003は非線形光学素子により第2高調波に変換されているが、第2高調波以外の高調波であっても構わない。また、半導体レーザは自ら発光して励起するため、エネルギー的に効率がよい。

【0107】

本発明のレーザ照射装置及びレーザ照射方法を用いることによって、走査方向に向かって連続的に成長した結晶粒が形成されるだけでなく、隣接したレーザ照射領域の境界において、微結晶領域の形成を5%以下にすることが可能となる。また、微結晶領域には配線を形成することにより、無駄なくスペースを利用することが可能となり、半導体装置の小型化に寄与する。

【0108】

スリットを用いると、レーザ光の光の強度が弱い部分を遮断することができるため、一定以上の強度を持つ線状または矩形状のレーザ光を均一に照射することができる。従って、性能が良好かつ個体によって性能のばらつきがないTF Tを作製することができ、さらにはこのTF Tを用いて作製される電子機器の特性を良好かつ均一にすることができる。

【0109】

その後、図10(C)に示すように、レーザ光の照射によって形成された結晶性半導体膜1006をパターンニングし、島状の半導体膜1007を形成する。さらに、この島状の半導体膜1007を覆うようにゲート絶縁膜1008を形成する。ゲート絶縁膜1008には、酸化珪素、窒化珪素または窒化酸化珪素などを用いることができる。その際の成膜方法はプラズマCVD法、スパッタ法を用いることができる。ここではプラズマCVD法で窒化酸化珪素膜を115nmの厚さに成膜した。なお、チャネル長の長さが1μm以下であるようなTF T（以下、サブミクロンTF Tと呼ぶ）の場合、ゲート絶縁膜は10～50nmの厚さの厚さで形成することが望ましい。

【0110】

ここから、(a) Nチャネル型TF T（LDD領域あり）、(b) 容量素子、(c) Nチャネル型TF T（シングルドレイン）、(d) Pチャネル型TF T（シングルドレイン）の4種類のTF Tを同一基板上で作分けする。

【0111】

図11(1)に示すように、まず、(a)、(c)、(d)の部分には、ゲート絶縁膜を覆うようにレジスト1101を形成して、容量(b)のみにn型を付与する不純物元素を導入する。n型を導入する不純物元素としては、P（リン）、As（ヒ素）などが挙げら

れる。

【0112】

次に、(a)、(c)、(d)の部分に形成されたレジスト1101を除去し、全面にゲート電極1102となる導電膜をこの上に形成する。本実施例では、導電膜として、第1の導電膜1102aとしてTa₂N₅（窒化タンタル）を30nmの厚さで、さらに第2の導電膜1102bとしてW（タングステン）を300nmの厚さで形成した。ゲート電極1102は単層であっても積層であっても良い。導電膜は、Ta、W、Ti、Mo、Alが選ばれた元素、またはこれらの元素を主成分とする合成材料または化合物材料で形成すればよい。

【0113】

さらに、第1の導電膜1102aおよび第2の導電膜1102bを所定の形状にパターンニングするためのレジストマスク1103を形成する。第2の導電膜上にフォトレジストをスピンコーティング法などにより塗布する。そして、塗布したフォトレジストに対して加熱処理、いわゆるプリベークを施す。プリベークの温度は50～120℃とし、後に行われるポストベークより低い温度で行う。本実施例では、加熱温度90℃、加熱時間90秒として行った。

【0114】

その後、フォトレジストへ現像液を滴下したり、スプレーノズルからスプレーすることにより、露光されたフォトレジストを現像し、加熱処理を行う。

【0115】

その後、現像されたフォトレジストを125℃、180秒で加熱処理を行ういわゆるポストベークを行い、レジストマスク中に残っている水分などを除去し、同時に熱に対する安定性を高める。このとき、端部にテーパー形状を有し、下底の長さが上底の長さよりも長い台形型の形状であるレジストが形成される。

【0116】

サブミクロンTFETを形成する場合には、上記の方法によって形成したレジストマスク1103aを等方的にエッチングして線幅を細くする。ここで細くしたレジストマスク1103bを用いて導電膜をパターンニングする。このときレジストマスクのテーパーと同様に、第1の導電膜1102aおよび第2の導電膜1102bの端部には、テーパー形状が形成される。（図12（1））

【0117】

エッチングされた第2の導電膜1102bは、0.2μm以上1.0μm以下のゲート長を有する。さらに、第2の導電膜1102bに対して異方性エッチングを行うことによって、図11（2）のような形状が形成される。この方法によって、ゲート長が1.0μm以下と非常に小さなゲート電極1201が形成される。

【0118】

ドライバやCPU（中央演算処理装置）、無線IDタグなどの機能回路を用途としたトランジスタは、小型化、高速化が求められており、このためにはトランジスタの微細化を図ることが望ましい。この方法により、1μm以下の幅で導電膜をパターンニングすることが可能になり、小型化と高速化に貢献する。

【0119】

図13（1）に示すように、その後、レジストマスクをO₂アッシングやレジスト剥離液によって除去し、ゲート電極をマスクとして、全面にn型を付与する不純物元素（P（リン））を添加すると、半導体膜に不純物領域が形成される。なお、ホスフィン（PH₃）などを添加すればよい。

【0120】

次に、図13（2）に示すように、(a)の一部と、(b)、(d)の全面をレジストでマスクする。(a)の場合はレジストをマスクとして、(c)の場合はゲート電極をマスクとして、n型を付与する不純物元素であるリン（P）を添加する。

【0121】

(a)の領域では、半導体膜の外側から順にソース領域1301（もしくはドレイン領域）、低濃度不純物領域1302、低濃度不純物領域がゲート電極のTa₂Nと重なる領域1303を形成し、ゲート電極であるW（タンゲステン）の直下はチャンネル領域1304となる。このようにして、(a)の領域ではLDD領域を有するNチャンネル型TF₂Tを形成する。

【0122】

また、(c)の領域では、半導体膜の外側はリン(P)が多く含まれたソース領域及びドレイン領域1305となり、ソース領域とドレイン領域にチャンネル領域1306が挟まれる構造となる。また、ソース領域及びドレイン領域は、ゲート電極のTa₂Nと重なる領域1307を形成する。このようにして、(c)の領域ではシングルドレイン型のNチャンネル型TF₂Tが形成される。

【0123】

さらに、図14に示すように、(a)～(c)の領域をレジストでマスクし、(d)の領域のみにp型を付与する不純物元素のホウ素(B)を添加する。(d)の領域では、半導体の外側はホウ素(B)が多く含まれたソース領域およびドレイン領域1401となり、ソース領域とドレイン領域との間にチャンネル領域1402が挟まれる構造となる。また、ソース領域及びドレイン領域は、ゲート電極のTa₂Nと重なる領域1403を形成する。このようにして、(d)の領域では、シングルドレイン構造のPチャンネル型TF₂Tが形成される。なお、(b)の領域は容量となるTF₂Tが形成される。

【0124】

なお、ここからの工程は、(a)～(d)の全てで同一である。図15(1)に示すように、(a)～(c)の領域のレジストを除去し、TF₂Tを覆うようにキャップ酸化膜1501を形成する。本実施例では、SiON（酸化窒化珪素）を50nmの厚さで形成する。形成方法は公知の方法であるプラズマCVD法、スパッタ法などを用いることができる。

【0125】

次に、TF₂T中の半導体膜に添加した不純物元素の活性化を行う。本実施例では、GR₂T₂A法により、570℃で3分加熱した。窒素雰囲気にした炉中において、500～800℃に加熱することによって行えばよい。

【0126】

その後、キャップ酸化膜1501を覆って絶縁膜1502、1503を形成する。絶縁膜1502、1503は、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素などの、少なくとも酸素または窒素を有する絶縁膜を用いることができる。本実施例では、絶縁膜1502として窒化酸化珪素を100nmの厚さで形成し、さらに絶縁膜1503として酸化窒化珪素を500nmの厚さで形成した。特に、プラズマCVD法を用いて絶縁膜1502、1503を形成することで、多くの水素を有することができる。さらに、410℃で1時間加熱することにより、絶縁膜中の水素によって半導体膜のダングリングボンドを低減させる。

【0127】

次いで、ゲート絶縁膜、絶縁膜にコンタクトホールを形成し、不純物領域と接続する配線1504を形成する。本実施例では、Tiを60nm、TiNを40nm、Al-Siを700nm、Tiを100nmの順に積層した後に焼結する。以上の工程により、LDD構造を有するNチャンネル型TF₂T、容量素子、シングルドレイン構造のNチャンネル型TF₂T、シングルドレイン構造のPチャンネル型TF₂Tを同一基板上で形成される。

【実施例5】

【0128】

本発明のレーザ照射装置を用いて作成したTF₂Tを薄膜集積回路、または非接触型薄膜集積回路装置（無線ICタグ、RFID（無線認証、Radio Frequency Identification）とも呼ばれる）として用いることもできる。他の実施例で示した作製方法を用いることにより、薄膜集積回路および非接触型薄膜集積回路は、タグとしての利用やメモリとしてのの

利用が可能である。

【0129】

ところで、無線ICタグのIDは簡単に発行することができ、かつ離れたところからIDの情報を読むことができる。従って、プライバシーの保護をする必要が生じる。例えば、買い物をした後に、離れたところから買い物袋の中身をスキャンされ、IDを読み取られる。さらには、衣類や持ち物から個人を特定される恐れがある。つまり、ID番号の付いているものを所持して街を歩くだけで、所有者の意志に反して情報を読み取られ、誰かを特定される危険性がある。さらには、IDと個人情報をデータベース化する行為、いわゆる名寄せなどの不正利用行為が増加したり、流出した情報の窃取、改ざんなどにより、偽造品や模倣品が増加する可能性がある。

【0130】

そこで、無線ICタグで用いるメモリは、データの消去または破壊が可能なメモリ、または読み込みを制限することができるメモリを採用することが好ましい。前者はフラッシュメモリを用いて行うことが可能であり、後者は複数の不揮発性メモリを有するライトワンス型のメモリによって行うことが可能になる。

(ライトワンスメモリ、フラッシュメモリ作成の例)

【0131】

(フラッシュメモリ作成の例) 7948参照 (Siドット)

ここでは、無線ICタグを構成するメモリとして、EEPROM (Electrically Erasable and Programmable ROM) の一種であるフラッシュメモリの例を示す。

【0132】

図16(A)に示すように、基板1601上に非晶質半導体膜1602を形成する。基板1601としては、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどに代表されるガラス基板、石英基板、セラミックス基板、ステンレス基板、プラスチック基板やアクリル基板に代表される可撓性を有する基板、単結晶半導体基板(代表的には、N型またはP型の単結晶シリコン基板、GaAs基板、InP基板、GaN基板、SiC基板、又はZnSe基板)等がある。また、SOI (Silicon on Insulator) 基板を用いても良い。

【0133】

これらの基板を用いる際に、基板に接する下地膜(図示せず)を要する場合は適宜用いれば良い。下地膜は、基板に含まれるナトリウムなどのアルカリ金属やアルカリ土類金属が半導体中に拡散し、半導体素子の特性に悪影響を及ぼすのを防ぐために設ける。このため、アルカリ金属やアルカリ土類金属の半導体中への拡散を抑えることができる酸化珪素、窒化珪素、窒化酸化珪素などの絶縁膜を用いて形成する。また、下地膜は単層でも複数層でも構わないし、石英基板など不純物の拡散があまり問題にならない基板を用いる場合には、下地膜を設ける必要はない。本実施例では下地膜も含めて基板1601と示す。

【0134】

上記の基板1601上に非晶質半導体膜1602を形成した後、フォトリソグラフィ工程及びエッチング工程により所望の形状にエッチングする。非晶質半導体膜の材料は、シリコン(Si)、ゲルマニウム(Ge)、またシリコンゲルマニウム合金、炭化シリコン、ガリウム砒素などの化合物半導体材料を用いることができる。非晶質半導体膜は、減圧熱CVD法、プラズマCVD法またはスパッタリング法などの公知の成膜法で形成する。

【0135】

なお、フォトリソグラフィ工程の代わりに、所定の場所に材料を吐出することが可能なインクジェット法や、液滴吐出法等により、有機樹脂、無機材料等の絶縁材料を吐出してマスクパターンを形成し、このマスクパターンを用いて半導体膜をエッチングして所望の形状に形成してもよい。このとき、マスクパターンの面積をより小さくすることで、微細な半導体領域が形成可能であり、メモリトランジスタが高集積化された半導体装置を製作することができる。

【0136】

次に、非晶質半導体膜1602を本発明のレーザ照射装置を用いて結晶化する。また、上記の成膜法で形成される非晶質半導体膜1602を熱処理による固相成長法で結晶化した後に本発明のレーザ照射装置を用いてレーザ処理を行っても良い。また、シラン(SiH_4)を原料として形成される微結晶半導体膜を本発明のレーザ照射装置によって結晶化してもよい。

【0137】

なお、本発明のレーザ照射装置を用いて非晶質半導体膜1602を結晶化する前に、触媒元素を用いた結晶化工程を設けてもよい。その触媒元素としては、Ni、Ge、Fe、Pd、Sn、Pb、Co、Pt、Cu、Auなどの元素を用いることができる。触媒元素を用いた結晶化工程の後にレーザ光による結晶化工程を行うと、触媒元素による結晶化の際に形成された結晶がレーザ光の照射により溶融されずに残存し、この結晶を結晶核として結晶化が進む。

【0138】

また、これらの触媒元素を添加し、加熱処理を行って結晶化を促進した後にレーザ光の照射を行ってもよいし、加熱処理の工程を省略してもよい。また、加熱処理を行った後、その温度を保ちつつレーザ光の照射を行ってもよい。

【0139】

本発明のレーザ照射装置によってレーザ照射を行うと、レーザ照射領域中に占める微結晶領域の割合が5%以下となるため、形成された半導体膜を用いて作成したTFTは、特性が良好かつ均一になる。また、レイアウトやサイズの制約が非常に少なくなるため、半導体装置を作成する際のデザインルールが大幅に緩和される。また、本発明を用いることによって半導体装置として使うことができない領域が大幅に減少するため、歩留まりが向上し、コスト削減に大きく役立つ。

【0140】

次に、基板及び半導体膜上に第1絶縁膜1603を成膜する。第1絶縁膜1603は、膜厚1~100nm、好ましくは1~10nm、さらに好ましくは2~5nmであることが望ましい。第1絶縁膜1603は、後に形成されるメモリトランジスタにおいてはトンネル酸化膜として機能する。このため、第1絶縁膜1603の膜厚が薄いほどトンネル電流が流れやすく、高速動作が可能となり好ましい。また、第1絶縁膜1603の膜厚が薄い程、低電圧でフローティングゲート電極に電荷を蓄積させることが可能である。この結果、後に形成される半導体装置の消費電力を低減することが可能である。

【0141】

第1絶縁膜1603の形成方法としては、GRTA(Gas Rapid Thermal Anneal)法、LRTA(Lamp Rapid Thermal Anneal)法、酸素プラズマを用いた処理等を用いて半導体領域102表面を酸化し、熱酸化膜を形成することで、膜厚の薄い第1絶縁膜を形成することができる。また、この方法の他、PVD法(Physical Vapor Deposition)、CVD法(Chemical Vapor Deposition)、塗布法等を用いて形成してもよい。第1絶縁膜1603としては、酸化珪素膜、窒化珪素膜で形成することができる。また、基板1601側から酸化珪素膜/窒化珪素膜や、酸化珪素膜/窒化珪素膜/酸化珪素膜など積層構造としてもよい。なお、半導体領域に接して酸化珪素膜を形成すると、ゲート絶縁膜と半導体領域との界面準位が低くなるため好ましい。本実施形態では、第1絶縁膜1603として、酸化珪素膜及び窒化珪素膜を積層させて形成する。

【0142】

次に、第1絶縁膜1603上に第1導電膜1606をスパッタリング法により成膜する。第1導電膜1606は、シリコン粒子1604と導電層1605とで形成される。ここでは、主成分の金属元素に対して固溶限界濃度以上のシリコンを有する固溶体をターゲットに用いる。シリコンと固溶体を形成することが可能な金属元素としては、ベリリウム(Be)、アルミニウム(Al)、亜鉛(Zn)、ガリウム(Ga)、ゲルマニウム(Ge)、銀(Ag)、カドミウム(Cd)、インジウム(In)、スズ(Sn)、アンチモ

ン（Sb）、金（Au）、鉛（Pb）、ビスマス（Bi）等が挙げられる。成膜温度における固溶限界濃度を超えるシリコンと、上記金属元素の一つ又は複数からなる固溶体をターゲットとして、スパッタリングすることにより、シリコン粒子1604と上記金属元素の一つ又は複数からなる導電層1605が形成される。このときのシリコン粒子は10～50nm、好ましくは20～30nmである。また、基板を加熱しながらシリコン粒子1604と上記金属元素からなる導電層1605を成膜すると、シリコン粒子の密度が増加し、シリコン粒子径が増大する。

【0143】

ここで、シリコン粒子1604と上記金属元素からなる導電層1605とが形成される原理について、図17を用いて説明する。図17（A）は、スパッタリングの初期段階の基板上的様子である。基板1703上に、金属元素粒子1701とシリコン粒子1702とが析出する。なお、金属元素1701にはシリコンが固溶しているが、固溶濃度を越えたシリコンがシリコン粒子1702として析出する

【0144】

ここで、基板1703が加熱しながらスパッタリングを行うと、図17（B）の1711のように、基板表面1703に金属元素粒子が成長する。金属元素の融点がシリコンより低い場合、金属元素粒子が選択的に成長する。

【0145】

次に、図17（C）に示すように、さらに金属元素粒子が成長すると、金属元素粒子同士1721～1723が隣接する。このとき金属元素粒子の粒界に、一部のシリコン粒子1702が偏析する。さらに、スパッタリングを続けると金属元素粒子が成長して導電層となる。この結果、シリコン粒子と導電層からなる導電膜が形成される。

【0146】

次に、図17（D）に示すように、金属元素層を除去することで、基板上にシリコン粒子1702を形成することが可能である。

【0147】

次に、図16（B）に示すように、第1導電膜の導電層1605を除去する。ここでは、導電層を選択的に除去する手法、代表的にはウエットエッチング法を用いることが好ましい。この結果、シリコン粒子1604及び第1絶縁膜1603を露出することができる。

【0148】

次に、図16（C）に示すように、シリコン粒子1604及び第1絶縁膜1603上に、第2絶縁膜1611及び第2導電膜1612を成膜する。

【0149】

第2絶縁膜1611は、膜厚1～100nm、好ましくは10～70nm、さらに好ましくは10～30nmであることが望ましい。第2絶縁膜1611は、メモリトランジスタにおいて後に形成されるフローティングゲート電極と後に形成されるゲート電極との絶縁性を保つ必要がある。このため、これらの間でリーク電流が増加しない程度の膜厚とすることが好ましい。第2絶縁膜1611は、第1絶縁膜1603と同様に、酸化珪素膜、窒化珪素膜で形成することができる。また、基板1601側から酸化珪素膜／窒化珪素膜や、酸化珪素膜／窒化珪素膜／酸化珪素膜など積層構造としてもよい。ここでは、第2絶縁膜1611として、膜厚10nmの酸化珪素膜と膜厚20nmの窒化珪素膜の積層構造で形成する。

【0150】

また、第2導電膜1612は、スパッタリング法、蒸着法、CVD法等の公知の手法により形成することができる。また、第2導電膜は、タンタル（Ta）、タングステン（W）、チタン（Ti）、モリブデン（Mo）、アルミニウム（Al）、クロム（Cr）、ネオジム（Nd）から選ばれた元素、またはこれらの元素を主成分とする合金材料若しくは化合物材料を用いて形成することができる。また不純物元素が添加された半導体膜を用いて形成することができる。ここでは、第2導電膜1612として、アルミニウム薄膜をスパ

ツタリング法により成膜する。

【0151】

なお、この後、第2絶縁膜1611を成膜の後、図16(B)に示すようにシリコン粒子を含む導電膜の成膜及び導電層の除去を行った後、第3絶縁膜を成膜して、第2シリコン粒子を含む絶縁層を形成しても良い。更には、同様の工程を繰り返して、複数に積層されたシリコン粒子を含む絶縁層を形成しても良い。この場合、後に形成されるメモリトランジスタは複数のフローティングゲート電極を有する。

【0152】

次に、第2導電膜1612上にマスクパターン1613を形成する。マスクパターン1613は、公知のフォトリソグラフィ工程を用いることができる。また、半導体領域1602を形成するとき用いた手法によりマスクパターン1613を形成しても良い。さらには、上記手法により形成したマスクパターン1613を、アッシング等によりスリミングしてマスクパターン1613の幅を細くしてもよい。この結果、後に形成されるゲート電極の幅の狭い短チャネル構造のTFETを形成することが可能であり、高速動作が可能なTFETを形成することが可能である。なお、このマスクパターン1613は、後にゲート電極を形成するためのマスクパターンである。このため、液滴吐出法を用いてゲート電極を形成する場合は、マスクパターン1613を設けなくともよい。

【0153】

次に、図16(D)に示すように、マスクパターン1613を用いて第2導電膜1612をエッチングしてゲート電極1621を形成する。第2導電膜1612、第1絶縁膜1603、及びシリコン粒子1604は、ウエットエッチング法、ドライエッチング法等公知のエッチング法によりエッチングする。なお、シリコン粒子1604が形成されている第1絶縁膜1603の膜厚が薄い場合、ドライエッチングのプラズマ衝撃により第1絶縁膜1603に欠陥が生じる可能性がある。このため、ウエットエッチングで除去を行うことが好ましい。ここでは、 NMD_3 溶液（テトラメチルアンモニウムハイドロオキシド）を0.2～0.5%含む水溶液）等を用いたウエットエッチング法により、シリコン粒子を除去する。

【0154】

ゲート電極1621の幅は0.2～1.5 μm 、好ましくは0.2～0.7 μm とする。ゲート電極1621の幅をこの範囲内に設定することにより、後にチャネル長の短いメモリトランジスタを形成することが可能であり、高速度動作が可能な半導体装置を作製することが可能である。

【0155】

次に、第2絶縁膜1611をエッチングして第2絶縁層1622を形成すると共に、シリコン粒子1604を露出する。

【0156】

次に、シリコン粒子1604をエッチングして、シリコン粒子からなるフローティングゲート電極1623を形成する。フローティングゲート電極は分散された粒子で形成されている。このため、トンネル酸化膜として機能する第1絶縁膜に欠陥があった場合、フローティングゲート電極に蓄積した電荷すべてが、欠陥から半導体領域に流れ出ることを回避することができる。この結果、信頼性の高いメモリトランジスタを形成することができる。

【0157】

次に、図16(E)に示すように、ゲート電極1621をマスクとして半導体領域1602に、n型又はp型を付与する不純物元素を添加する。

【0158】

次に、絶縁膜を成膜し、加熱処理、GRTA法、LRTA法等により、不純物元素の活性化を行い、ソース領域及びドレイン領域1631、1632を形成する。この後、第2絶縁層1622及びゲート電極1621上に窒化珪素膜からなる無機絶縁膜を設けて、加熱処理を行っても良い。この無機絶縁膜を、膜中に水素を含ませる条件で成膜し、加熱処理

を行うことで、各半導体領域のダングリングボンドを終端する水素化することが可能である。

【0159】

次に、層間絶縁膜として機能する第3絶縁膜1633を形成する。第3絶縁膜1633は、ポリイミド、アクリル、ポリアミド等の耐熱性を有する有機樹脂を用いることができる。また上記有機樹脂の他に、低誘電率材料（low- ϵ 材料）、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂（以下、シロキサン系樹脂と呼ぶ）等を用いることができる。シロキサン系樹脂は、置換基に水素の他、フッ素、アルキル基、または芳香族炭化水素のうち少なくとも1種を有していても良い。第3絶縁膜の形成には、その材料に応じて、スピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター、CVD法、蒸着法等を採用することができる。また、無機材料を用いてもよく、その際には、酸化珪素、窒化珪素、酸窒化珪素、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの絶縁膜を積層させて、第3絶縁膜1633を形成しても良い。ここでは、アクリルを塗布し焼成して第3絶縁膜1633を形成する。

【0160】

次に、フォトリソグラフィ工程及びエッチング工程により第3絶縁膜1633の一部、第1絶縁膜1603の一部をエッチングしてコンタクトホールを形成すると共に、ソース領域及びドレイン領域の一部を露出する。このとき、エッチングされた第3絶縁膜を第3絶縁層1633、エッチングされた第1絶縁膜を第1絶縁層1634と示す。なお、ここでは、第3絶縁層1633は、表面が平坦な絶縁膜が図示されているが、平坦でなくとも良い。

【0161】

次に、ソース領域及びドレイン領域に接続するソース電極及びドレイン電極1635、1636を形成する。ソース電極及びドレイン電極1635、1636は、PVD法、CVD法、蒸着法等により導電膜を成膜した後、所望の形状にエッチングして形成することができる。また、液滴吐出法、印刷法、電界メッキ法等により、所定の場所に選択的に導電層を形成することができる。更にはリフロー法、ダマシン法を用いても良い。ソース領域及びドレイン領域の材料は、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Si、Ge、Zr、Ba等の金属又はその合金、若しくはその金属窒化物を用いて形成する。また、これらの積層構造としても良い。

【0162】

なお、第1導電層において三次元的に分散されたシリコン粒子を形成した場合、図16(E)に示すような、三次元的にシリコン粒子が分散されたフローティングゲート電極1623を有するメモリトランジスタを形成することができる。

【0163】

また、以下の方法により、図16に示す基板1601からのメモリトランジスタを剥離することが可能である。剥離方法としては、(1)基板1601に、300～500度程度の耐熱性を有する基板を用い、基板1601とメモリトランジスタとの間に金属酸化膜を設け、この金属酸化膜を結晶化により脆弱化して、当該メモリトランジスタを剥離する方法、(2)基板1601とメモリトランジスタとの間に水素を含む非晶質珪素膜を設け、レーザ光を照射、またはガス・溶液でのエッチングにより非晶質珪素膜を除去することで、このメモリトランジスタを剥離する方法、(3)メモリトランジスタが形成された基板1601を機械的に削除、又は溶液やCF₃等のガスによるエッチングで除去することで、メモリトランジスタを切り離す方法、などを用いることができる。また、剥離したメモリトランジスタのフレキシブル基板への貼り付けは、市販の接着剤を用いればよく、例えば、エポキシ樹脂系接着剤や樹脂添加剤等の接着材を用いればよい。

【0164】

上記のように、剥離したメモリトランジスタをフレキシブル基板に貼り合わせると、厚さが薄く、軽く、落下しても割れにくい半導体装置を提供することができる。また、フレキシブル基板は可撓性を有するため、曲面や異形の形状上に貼り合わせることが可能となり、多種多様の用途が実現する。また、基板1601を再利用すれば、安価な半導体装置の提供が可能である。

【0165】

以上の工程により、半導体領域1602、トンネル酸化膜として機能する第1絶縁層1634、フローティングゲート電極1623、第2絶縁層1622、及びゲート電極1621で構成されるフラッシュメモリのメモリトランジスタを形成することができる。

【0166】

また、基板1601として大面積基板を用い、上記の工程により複数の半導体装置の回路パターンを形成し、最後に矩形状又は短冊状に分割して、個々の半導体装置を取り出すことが可能である。この工程によって、大量の半導体装置を形成することが可能である。この結果、低コスト化が可能である。

【0167】

さらに本実施形態で作製したメモリトランジスタを剥離し、フレキシブル基板に接着することにより、薄型の半導体装置の作製が可能である。

【0168】

本実施形態により、スパッタリング法を用いて大面積基板上にシリコン粒子をフローティングゲート電極に有する半導体装置を作製することが可能である。このため、大型基板を用いてメモリトランジスタを有する薄膜回路を形成した後、複数の薄膜集積回路を切り出して半導体装置を作製することも可能であるため、半導体装置の低コスト化が可能である。

【0169】

また、スパッタリング法を用いることで、三次元的に分散されたシリコン粒子を形成することが可能であるため、電荷蓄電層として機能するシリコン粒子の密度を増加させることが可能であり、しきい値電圧の変化量を増加させることができる。

【0170】

また、多数のシリコン粒子が一体化することを妨げつつ、シリコン粒子の大きさを大きくすることが可能であり、各粒子に注入される電荷量を増加させ、しきい値電圧のシフト量を増加させることが可能である。

【0171】

また、メモリトランジスタのフローティングゲート電極に分散されたシリコン粒子を用いているため、トンネル酸化膜の欠陥による蓄積電荷の流出を回避することができる。このため、信頼性の高い半導体装置を形成することができる。

【実施例6】

【0172】

本実施例では、無線ICタグを形成するメモリの一例として、ライトワンスメモリの例を示す。ライトワンス型メモリのメモリセルは、ヒューズやアンチヒューズ、クロスポイントダイオード、OLED（有機発光ダイオード）、双安定液晶素子、または熱やレーザー光などの光が加えられることにより状態が変化する金属やポリマーなどのデバイスから構成されている。なお、本実施例で示すライトワンスメモリは、他の実施例を用いて形成されたTF Tを有する。

【0173】

なお、本実施例では、電圧をかけてTF Tを絶縁することによってデータの書き込みを行うライトワンス式のメモリセルを無線ICタグに用いる例を示すが、上記の他のデバイスを用いたライトワンス式のメモリセルを無線ICタグに用いてもよい。

【0174】

通常、記憶装置は、メモリセルがある2つの状態のうち、どちらか一方の状態を取ることによってデータを記録する。ライトワンス型の記憶装置は、全てのメモリセルが第1の状態であ

るように製造され、書き込み処理を受けると、指定されたメモリセルだけが第2の状態へ変更される。この第1の状態から第2の状態への変更は不可逆的であり、一度変更されたメモリセルを元に戻すようにはできない。

【0175】

絶縁基板上に作製したTF Tは、ゲート電極と2つの不純物領域（高濃度不純物領域を含む）のうち少なくともどちらか一方との間に、通常TF Tとして動作させる時よりも高い電圧を印加すると、TF Tのチャネル領域が絶縁状態になる。この動作を表すために、TF Tに電圧を印加する前後の断面図を図18（A）、（B）に示す。たとえば、図18（A）に示すTF Tは、絶縁基板1801の上に半導体膜1802を有し、半導体膜1802の上にゲート絶縁膜1805、その上にゲート電極1806を有するものとする。半導体膜1802は2つの高濃度不純物領域1803とチャネル領域1804とを有する。図18（B）のTF Tは、電圧をかけた後のTF Tを模式的に示している。TF T1は、少なくとも半導体膜のチャネル領域1804が変質し、ゲート電極の下に絶縁化した領域1808ができる。そしてゲート電極と2つの高濃度不純物領域1803の3端子間が絶縁状態になる。図18（B）に示す絶縁化した領域1808は模式的に示したものであり、実際の絶縁化した領域はさまざまな形状を取る。

【0176】

たとえば、ガラス基板上に作製されたチャネル長が4 μm 、チャネル幅が4 μm 、ゲート絶縁膜の厚さが20 nmを有するTF Tにおいて、ゲート電極と2つの高濃度不純物領域1803の少なくとも一方との間に、25 Vの電圧を500 μs 印加する。すると、TF Tのチャネル領域1804が絶縁状態となり、ゲート電極1806と2つの高濃度不純物領域1803の3端子間が絶縁状態になる。

【0177】

本発明の明細書において変質とは、具体的には、TF Tに電圧を印加することにより、少なくともチャネル領域1804が絶縁状態に変化することを示すものとする。もちろん、ここに示したサイズのTF T以外でも、電圧の印加条件を変えることによって、少なくともチャネル領域1804を絶縁状態にすることができる。

【0178】

このようにゲート電極1806と、2つの不純物領域（本実施の形態では高濃度不純物領域1803）の少なくとも一方との間に、TF Tが動作するとき以上の高い電圧を印加すると、ゲート絶縁膜1805に電流が流れる。絶縁膜は抵抗値の高い物質でできているので、電流が流れると熱が発生する。絶縁基板1801上に作製されたTF Tの中で大量な熱が発生しても、絶縁基板1801は基本的に熱伝導率が低いので、熱の逃げる場所がなく、その熱がゲート絶縁膜1805や半導体膜1802を焼き焦がしてしまう。これによってゲート電極1806と、2つの高濃度不純物領域1803の3端子間を絶縁状態にすることができる。一方、熱伝導率の高いシリコン基板上のトランジスタでは、ゲート絶縁膜に電流が流れて熱が発生しても、絶縁膜やシリコン基板を焼き焦がすことはないと考えられる。

【0179】

本発明に関する実験では、ゲート電極1806と2つの高濃度不純物領域1803の少なくとも一方との間に電圧を印加すると、97%程度の確率でチャネル領域1804が絶縁化する。そして、ゲート電極1806と2つの高濃度不純物領域1803の3端子間が絶縁状態、言い換えると非導通状態になることが確かめられている。残り3%程度は不良モード素子であり、これは電圧を印加した後、チャネル領域1804が抵抗体となり、3端子間が導通状態になる。不良モード素子の原因としては、半導体膜1802や絶縁膜中のゴミが考えられる。したがって、TF Tの作製精度の向上により、不良モード素子はさらに削減することができる。また、不良モードの素子に対しては、実施例3のようにTF Tのゲート電極をダブルゲートにする、または冗長回路をつけたりすることで対処することもできる。

【0180】

なお、記憶装置は、メモリセルが、ある2つの状態のどちらか一方の状態をとることによって、データを保存する装置である。本実施例の記憶装置は、メモリセルであるTFTが、TFTのチャネル領域が初期状態のままか、絶縁状態になっているか、の2つのうちのどちらか一方の状態を取ることによってデータを保存することができる。そこで、上記の機構を利用して、たとえば、電圧をかける前の初期状態のTFTを「1」の状態、TFTに電圧をかけて、チャネル領域を絶縁化した絶縁状態のものを「0」の状態ととらえてライトワンス型のメモリを作製する。なお、TFTの状態と符号「0」、「1」の対応はこの限りではない。

【実施例7】

【0181】

本発明を用いてレーザー照射を行った半導体材料を用いて様々な電子機器を完成させることができる。本発明を用いることにより、半導体膜に対して良好にレーザー照射処理を行うことができるため、基板上において半導体素子のレイアウトや大きさの自由度を高くすることや、集積度を向上することが可能となる。また、製作した半導体素子の製品品質は良好な状態であり、かつばらつきをなくすることが可能になる。その具体例を図19を用いて説明する。

【0182】

図19(A)は表示装置であり、筐体1901、支持台1902、表示部1903、スピーカー部1904、ビデオ入力端子1905などを含む。この表示装置は、他の実施例で示した作製方法により形成した薄膜トランジスタをその表示部1903に用いることにより作成される。なお、表示装置には液晶表示装置、発光装置などがあり、具体的にはコンピュータ用、テレビ受信用、広告表示用などの全ての情報表示用表示装置が含まれる。

【0183】

図19(B)はコンピュータであり、筐体1911、表示部1912、キーボード1913、外部接続ポート1914、ポインティングマウス1915などを含む。他の実施例で示した作製方法を用いることにより、表示部1912やその他の回路への適用が可能である。さらに、本発明は本体内部のCPU、メモリなどの半導体装置にも適用が可能である。

【0184】

また、図19(C)は携帯電話であり、携帯端末の1つの代表例である。この携帯電話は筐体1921、表示部1922、操作キー1923などを含む。上記の携帯電話を初めとして、PDA(Personal Digital Assistants、情報携帯端末)、デジタルカメラ、小型ゲーム機などの電子機器は携帯端末であるため、表示画面が小さい。従って、本発明の他の実施例で示した微細なトランジスタを用いてCPU、メモリなどの機能回路を形成することによって、小型・軽量化を図ることができる。

【0185】

図19(D)は、バスポート1941に無線ICタグ1942を付けている状態を示している。また、バスポート1941に無線ICタグを埋め込んでもよい。同様にして、運転免許証、クレジットカード、紙幣、硬貨、証券、商品券、チケット、トラベラーズチェック(T/C)、健康保険証、住民票、戸籍謄本などに無線ICタグを付けた埋め込むことができる。この場合、本物であることを示す情報のみを無線ICタグに入力しておき、不正に情報を読み取ったり書き込んだりできないようにアクセス権を設定する。これは、他の実施例で示したメモリを用いることにより実現できる。このようにタグとして利用することによって、偽造されたものと区別することが可能になる。

【0186】

このほかに、無線ICタグをメモリとして用いることも可能である。図19(E)は無線ICタグ1951を野菜の野菜の包装に貼り付けるラベルに用いた場合の例を示している。また、包装そのものに無線ICタグを貼り付けたり埋め込んだりしても構わない。無線ICタグ1951には、生産地、生産者、製造年月日、加工方法などの生産段階のプロセスや、商品の流通プロセス、価格、数量、用途、形状、重量、賞味期限、各種認証情報な

とを記録することが可能になる。無線ＩＣタグ１９５１からの情報は、無線式のリーダ１９５２のアンテナ部１９５３で受信して読み取り、リーダ１９５２の表示部１９５４に表示することによって、卸売業者、小売業者、消費者が把握することが容易になる。また、生産者、取引業者、消費者のそれぞれに対してアクセス権を設定することによって、アクセス権を有しない場合は読み込み、書き込み、書き換え、消去ができない仕組みになっている。

【０１８７】

また、無線ＩＣタグは以下のように用いることができる。会計の際に無線ＩＣタグに会計を済ませたことを記入し、出口にチェック手段を設け、会計済みであることを無線ＩＣタグに書き込まれているかをチェックする。会計を済ませていないで店を出ようとすると、警報が鳴る。この方法によって、会計のし忘れや万引きを予防することができる。

【０１８８】

さらに、顧客のプライバシー保護を考慮すると、次のような方法にすることも可能である。レジで会計をする段階で、（１）無線ＩＣタグに入力されているデータを暗証番号などでロックする、（２）無線ＩＣタグに入力されているデータそのものを暗号化する、（３）無線ＩＣタグに入力されているデータを消去する、（４）無線ＩＣタグに入力されているデータを破壊する、のいずれかを行う。これらは他の実施例にて挙げたメモリを用いることによって実現することができる。そして、出口にチェック手段を設け、（１）～（４）のいずれかの処理が行われたか、または無線ＩＣタグのデータに何も処理が行われていない状態であることをチェックすることによって、会計の有無をチェックする。このようにすると、店内では会計の有無を確認することが可能であり、店外では所有者の意志に反して無線ＩＣタグの情報を読み取られることを防止することができる。

【０１８９】

以上に挙げた無線ＩＣタグは、従来用いているバーコードより製造コストが高いため、コスト低減を図る必要がある。本発明を用いることによって、隣り合う結晶化領域の境界部（すなわち微結晶領域）の割合が従来と比較して大幅に減少し、無駄なく半導体素子を形成することができるため、コストの低減に有効である。また、どの無線ＩＣタグも品質が高く、かつ性能のばらつきがないように製作することができる。

【０１９０】

以上のように、本発明により作製された半導体装置の適用範囲は極めて広く、本発明により作製された半導体装置をあらゆる分野の電子機器に用いることができる。

【図面の簡単な説明】

【０１９１】

【図１】 図１は、本発明の概要を示した図である。

【図２】 図２は、レーザのエネルギー密度分布を示す図である。

【図３】 図３は、本発明で用いるスリットの概要を示す図である。

【図４】 図４は、本発明のレーザ照射の概要を示す図である。

【図５】 図５は、本発明のレーザ照射の概要を示す図である。

【図６】 図６は、本発明のレーザ照射を用いたＴＦＴ作成過程の概要を示す図である。

【図７】 図７は、本発明のレーザ照射を用いたＴＦＴ作成過程の概要を示す図である。

【図８】 図８は、本発明のレーザ照射を用いたＴＦＴ作成過程の概要を示す図である。

【図９】 図９は、本発明のレーザ照射を用いたＴＦＴ作成過程の概要を示す図である。

【図１０】 図１０は、本発明のレーザ照射を用いたＴＦＴ作成過程の概要を示す図である。

【図１１】 図１１は、本発明のレーザ照射を用いたＴＦＴ作成過程の概要を示す図である。

【図 1 2】 図 1 2 は、本発明のレーザ照射を用いた T F T 作成過程の概要を示す図である。

【図 1 3】 図 1 3 は、本発明のレーザ照射を用いた T F T 作成過程の概要を示す図である。

【図 1 4】 図 1 4 は、本発明のレーザ照射を用いた T F T 作成過程の概要を示す図である。

【図 1 5】 図 1 5 は、本発明のレーザ照射を用いた T F T 作成過程の概要を示す図である。

【図 1 6】 図 1 6 は、本発明のレーザ照射を用いたメモリ作製の過程の概要を示した図である。

【図 1 7】 図 1 7 は、本発明のレーザ照射を用いたメモリ作製の過程の概要を示した図である。

【図 1 8】 図 1 8 は、本発明のレーザ照射を用いて作製したメモリの概要を示す図である。

【図 1 9】 図 1 9 は、本発明のレーザ照射を用いて作製した電子機器の例を示す図である。

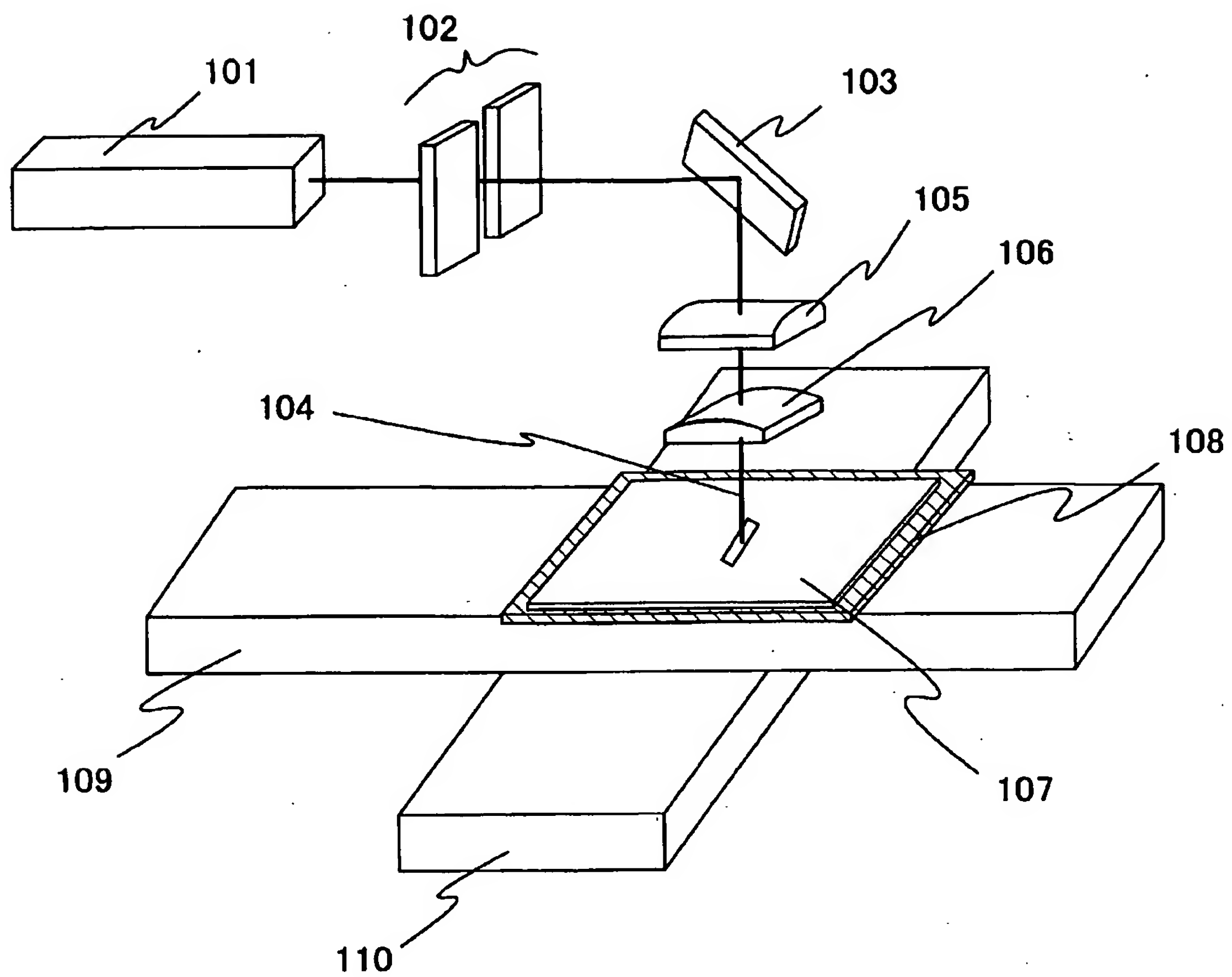
【図 2 0】 図 2 0 は、レーザのエネルギー密度を示す図である。

【図 2 1】 図 2 1 は、本発明の実施の概要を示す図である。

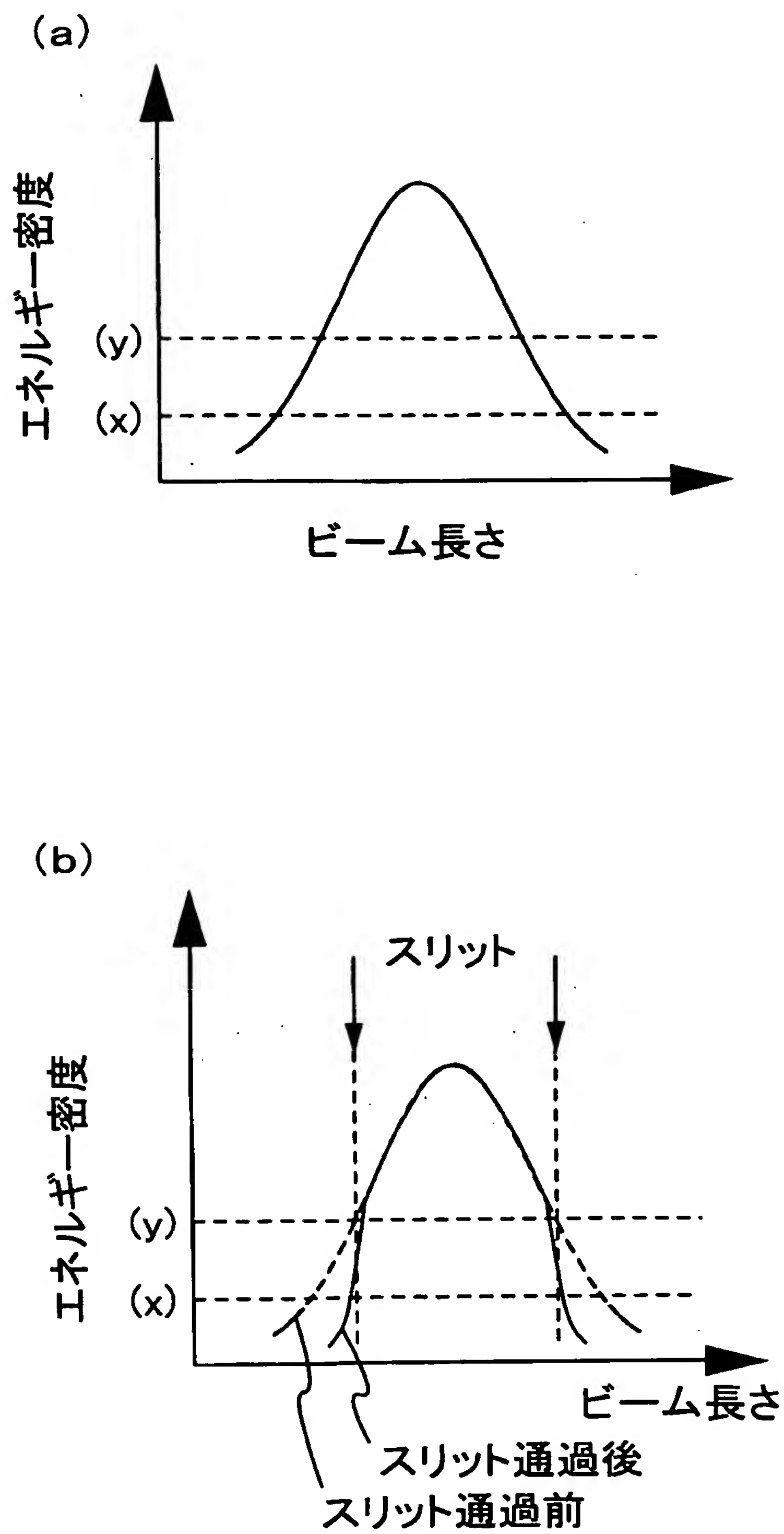
【図 2 2】 図 2 2 は、本発明との対比の例を示す図である。

【書類名】 図面

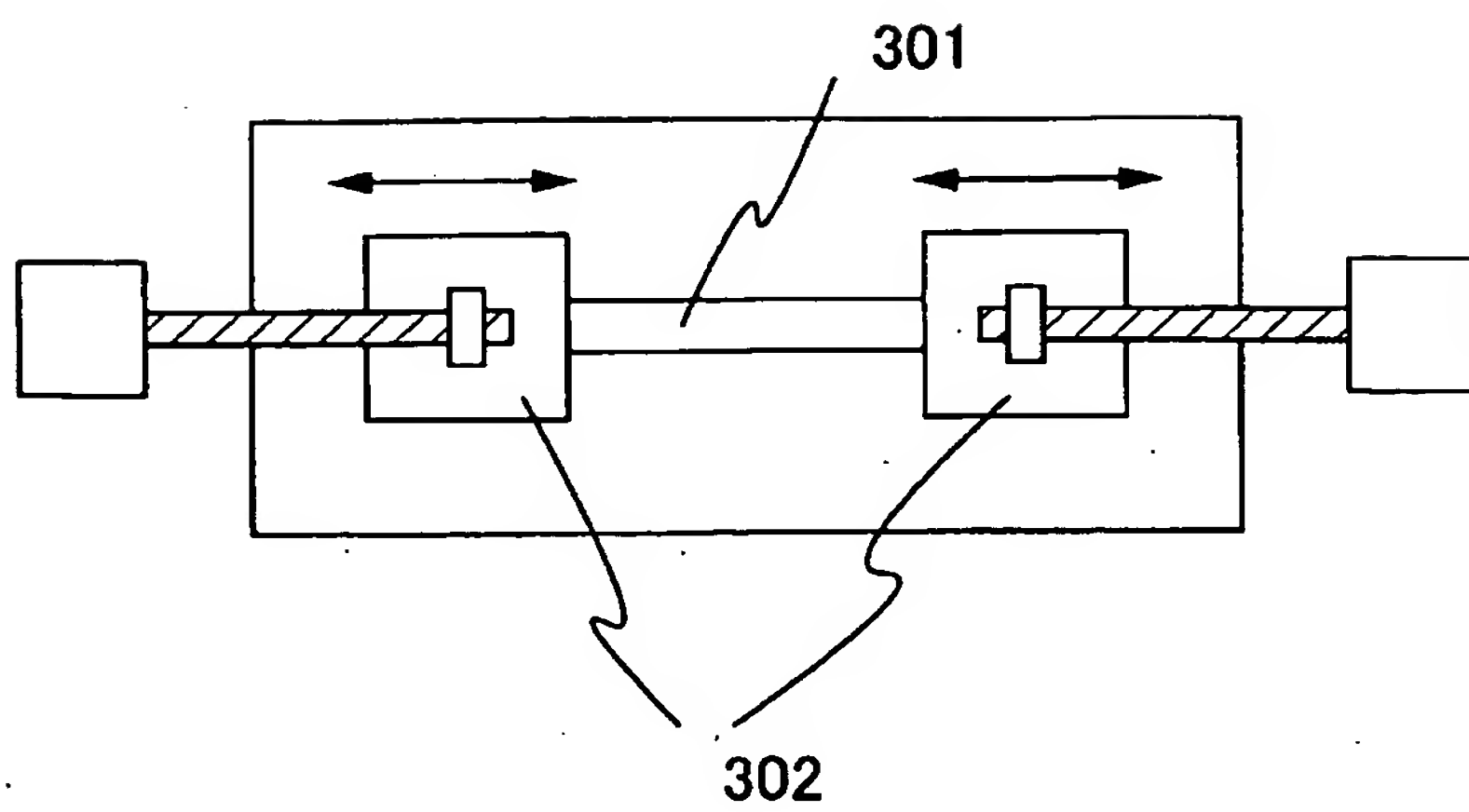
【図 1】



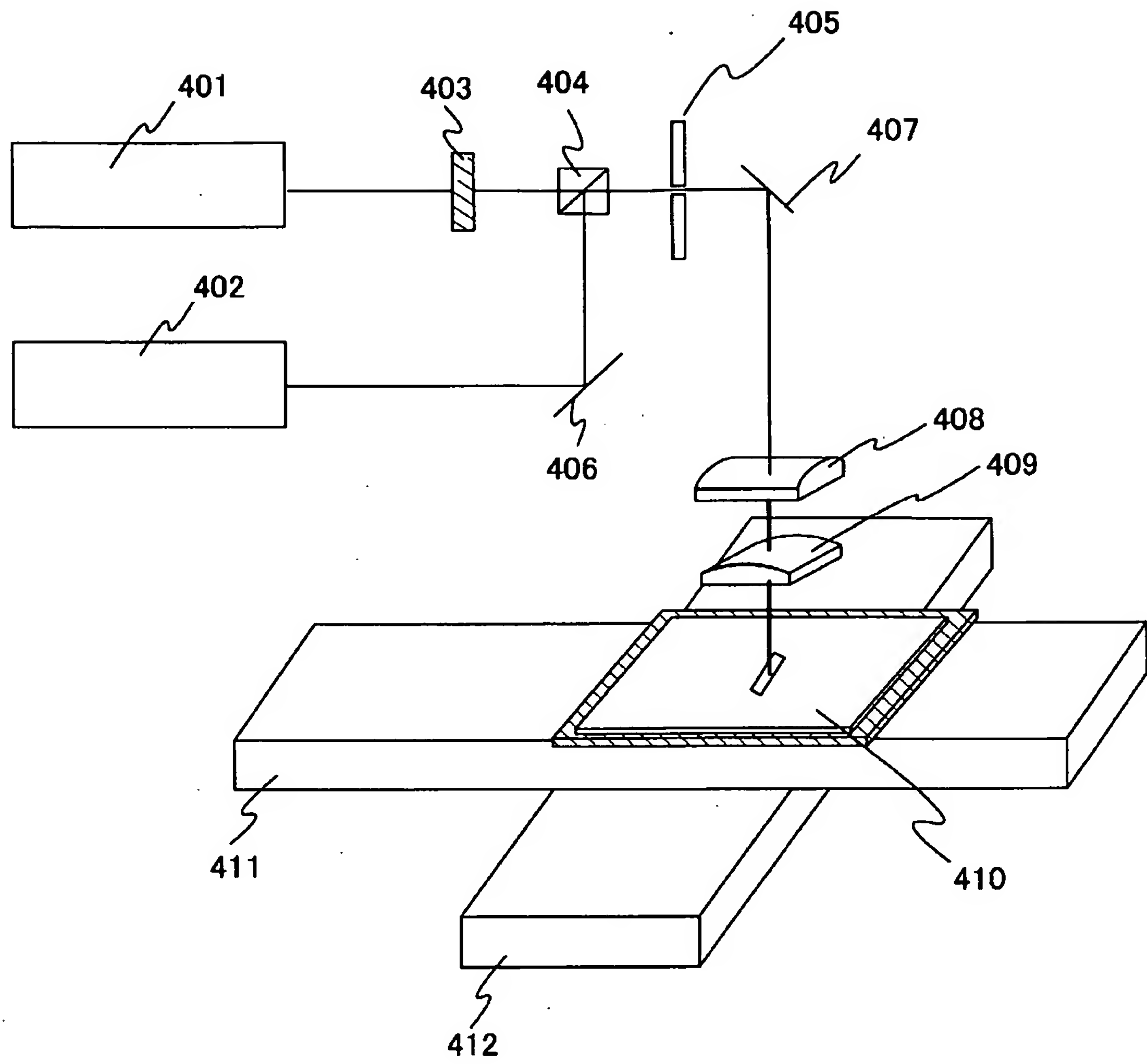
【図 2】



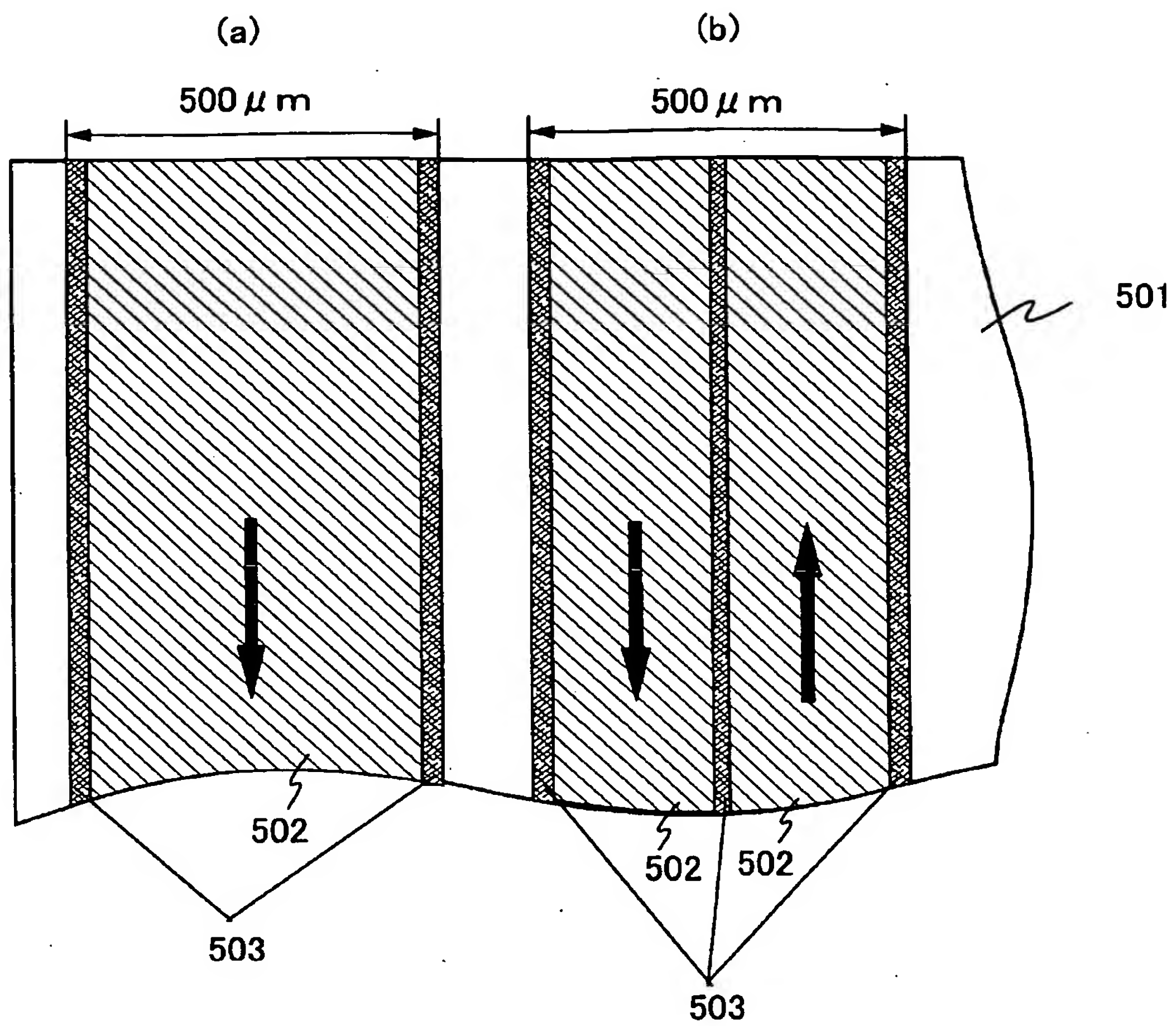
【图 3】



【 図 4 】



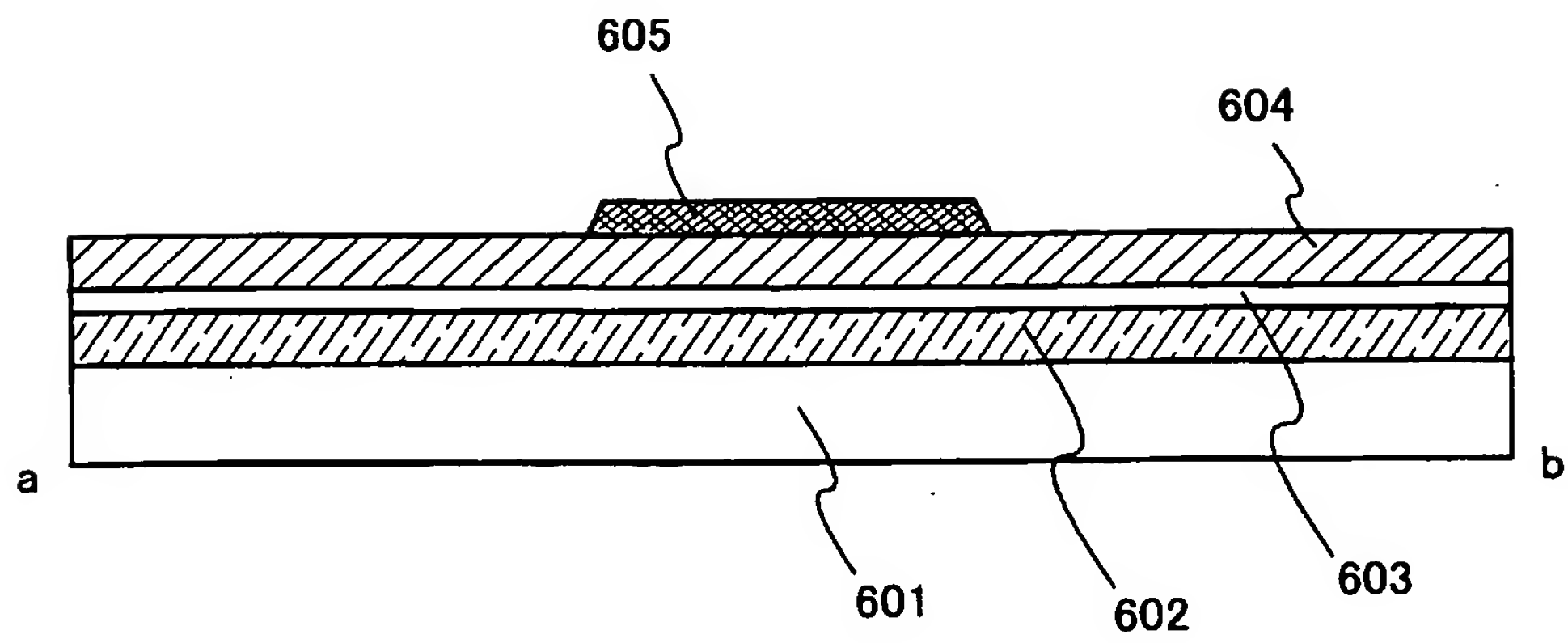
【図 5】



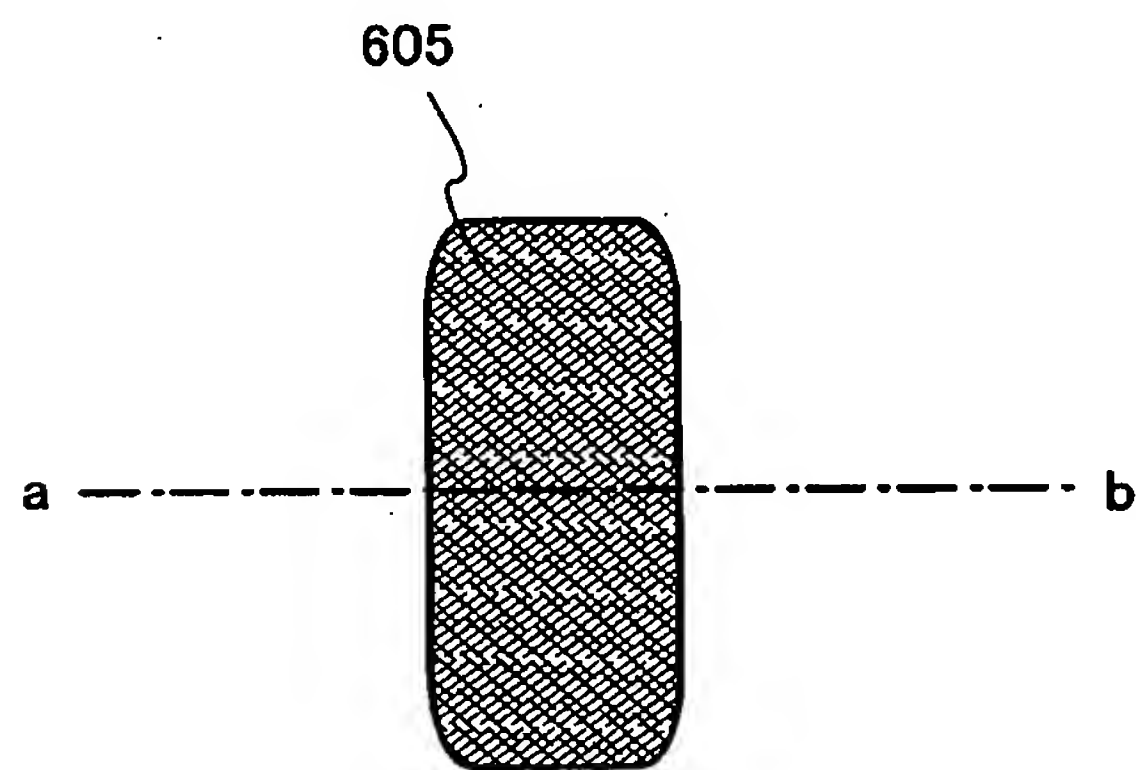
矢印はレーザーの照射方向

【 図 6 】

(A)

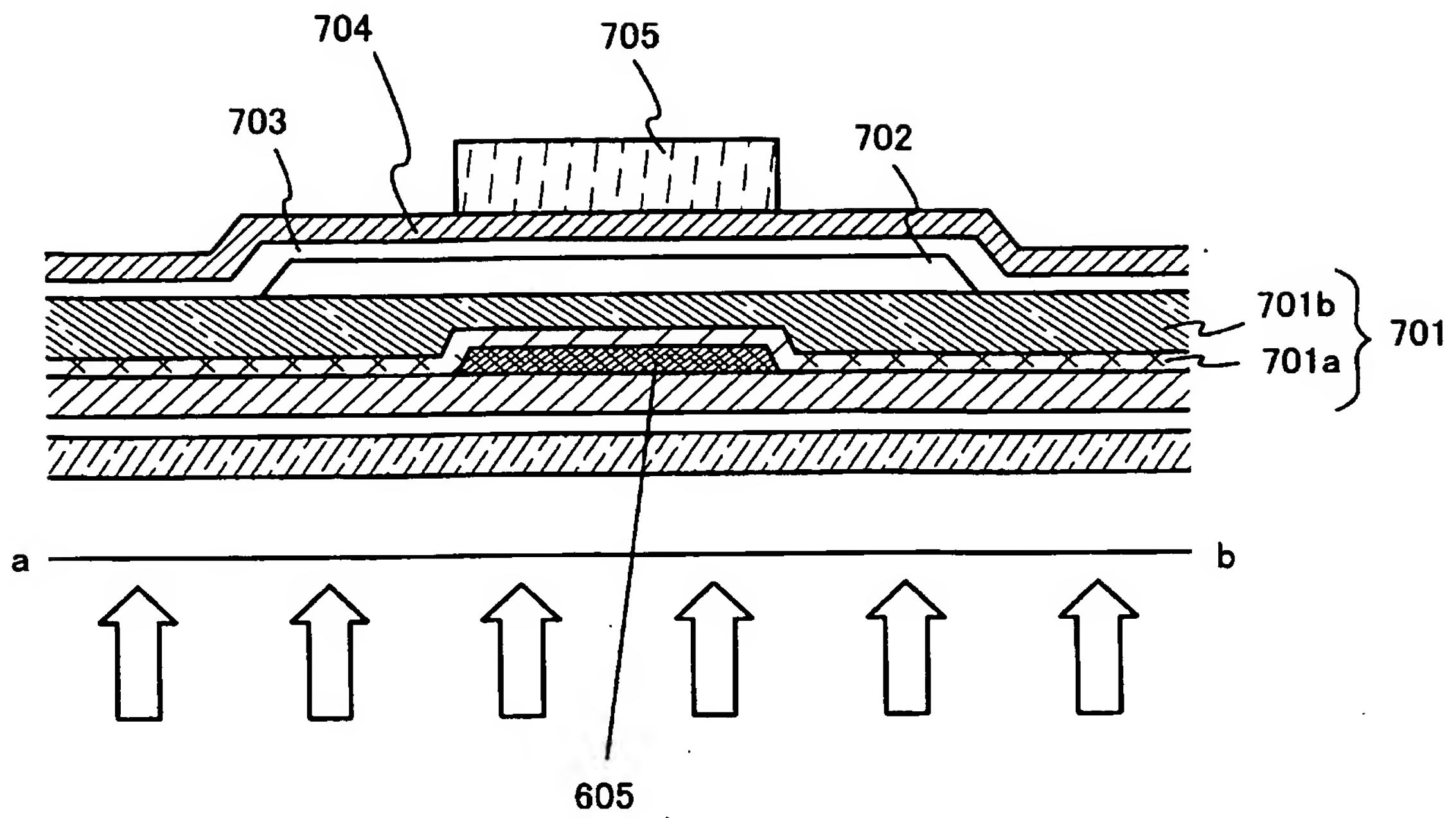


(B)

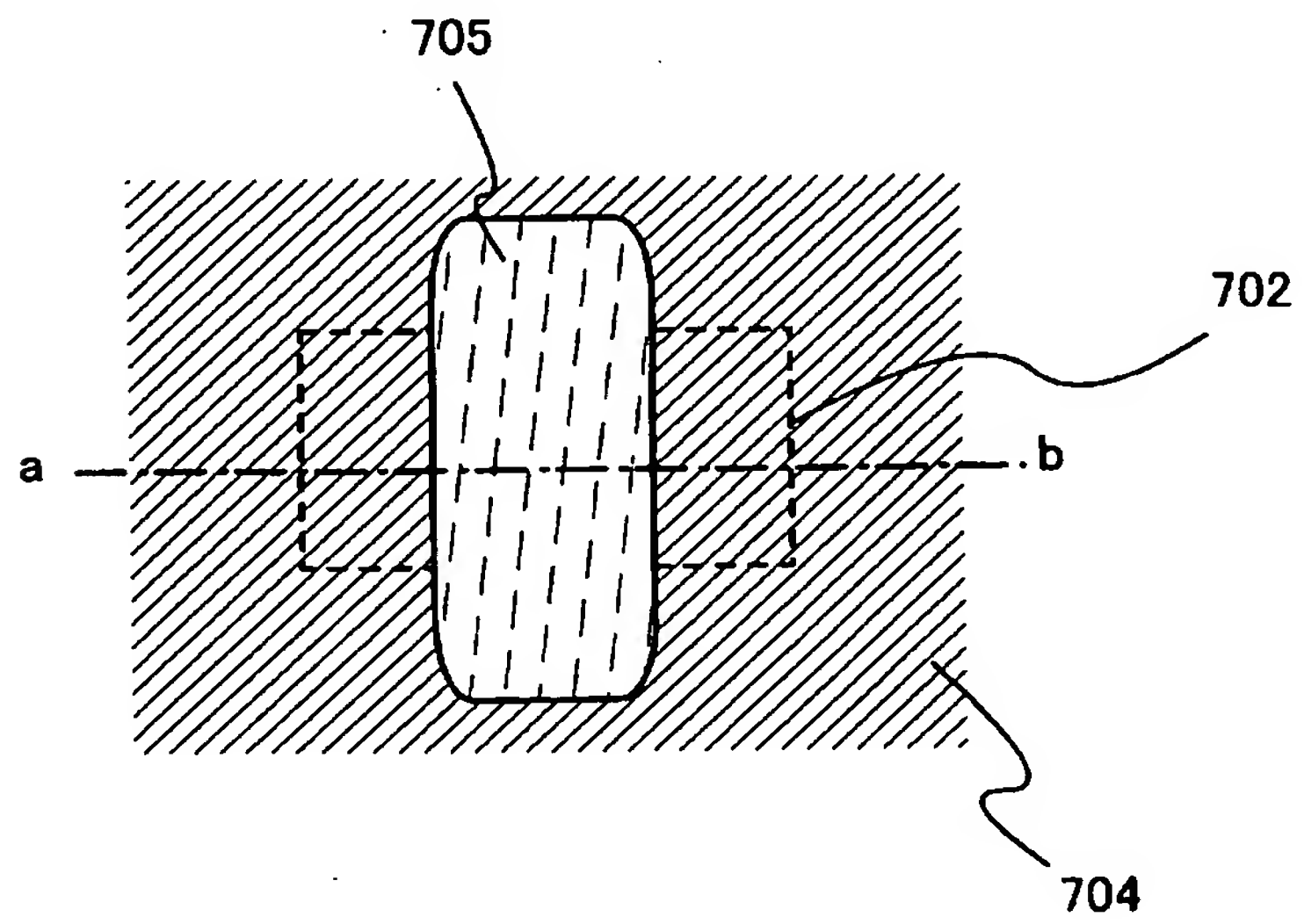


【図 7】

(A)

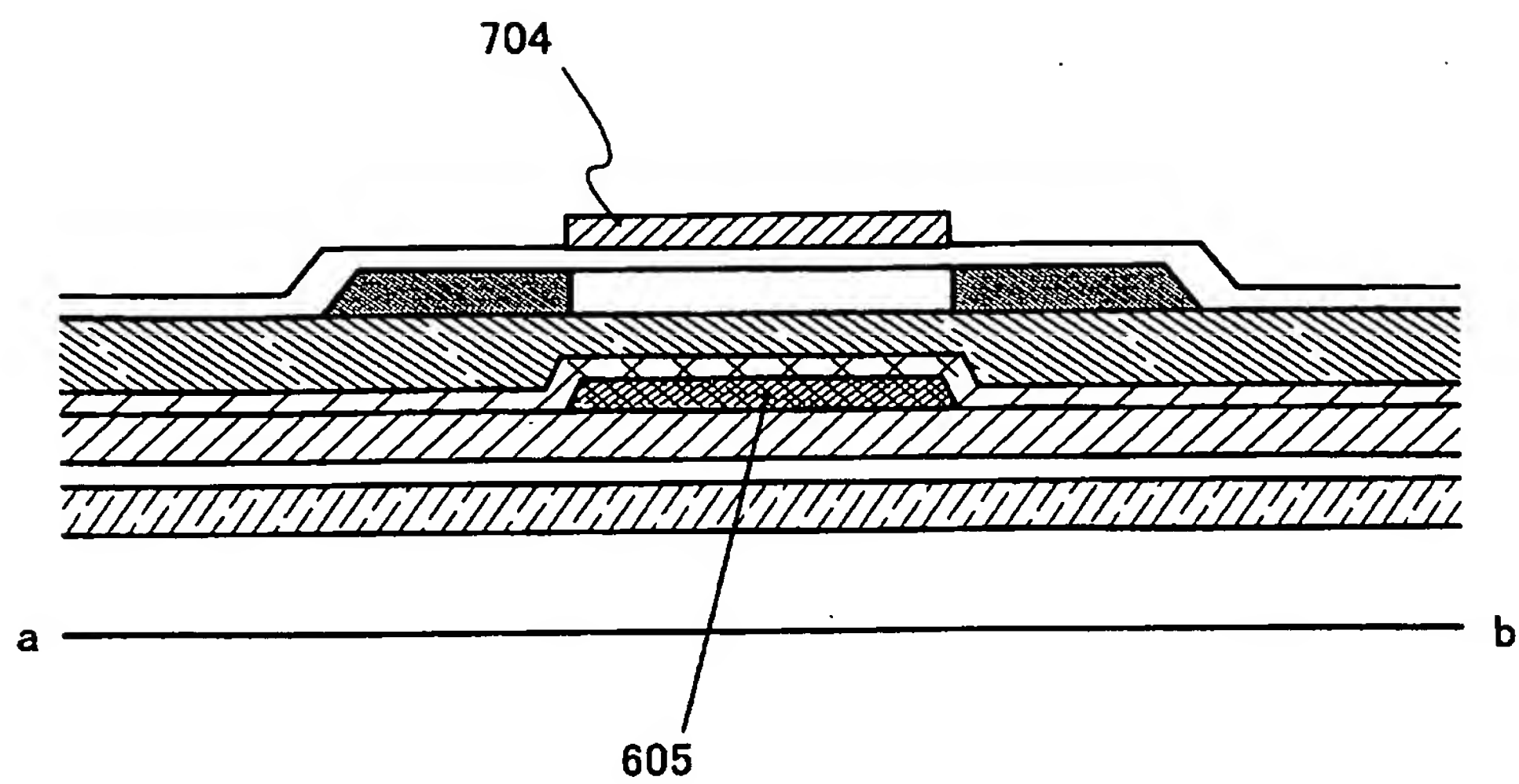


(B)

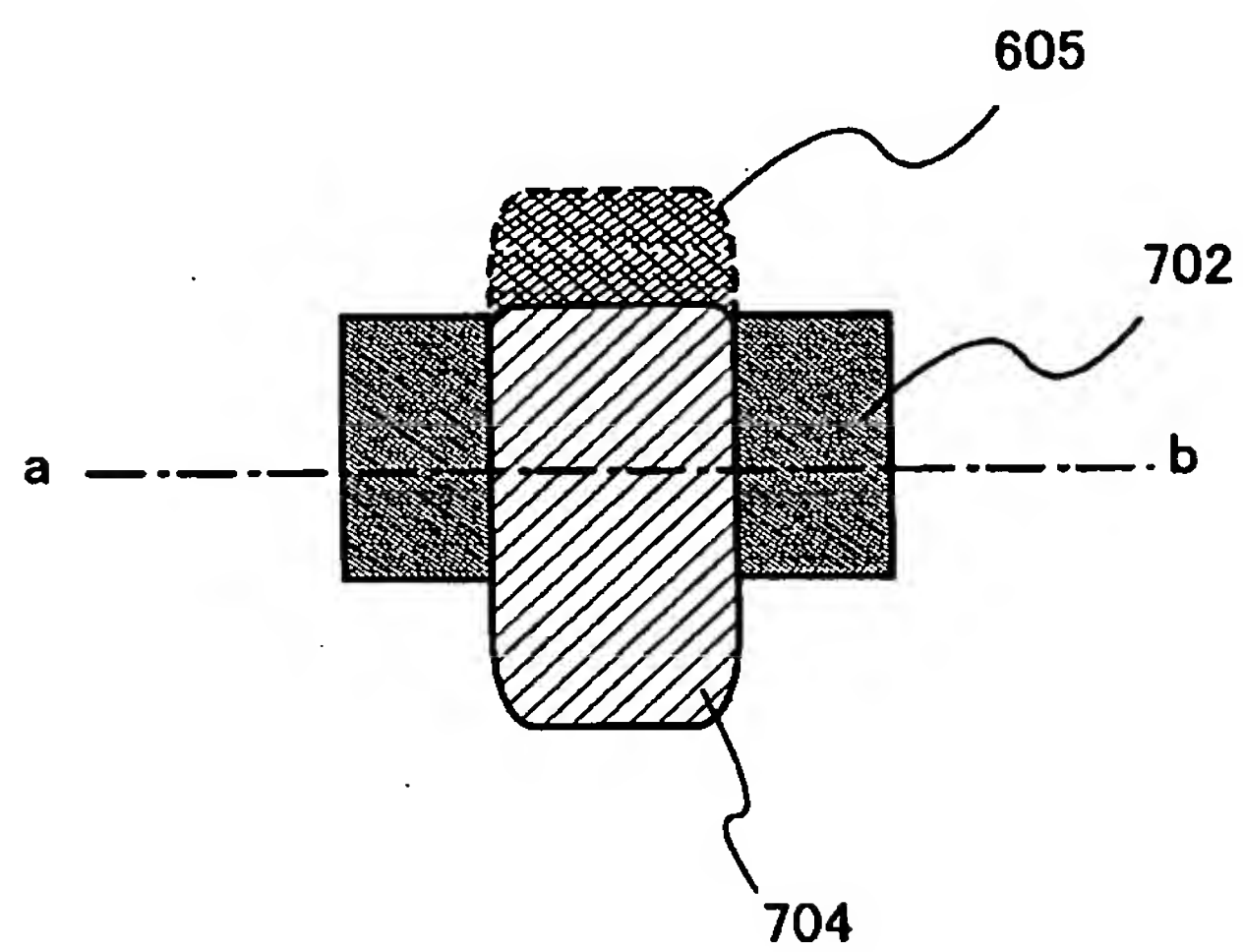


【図 8】

(A)

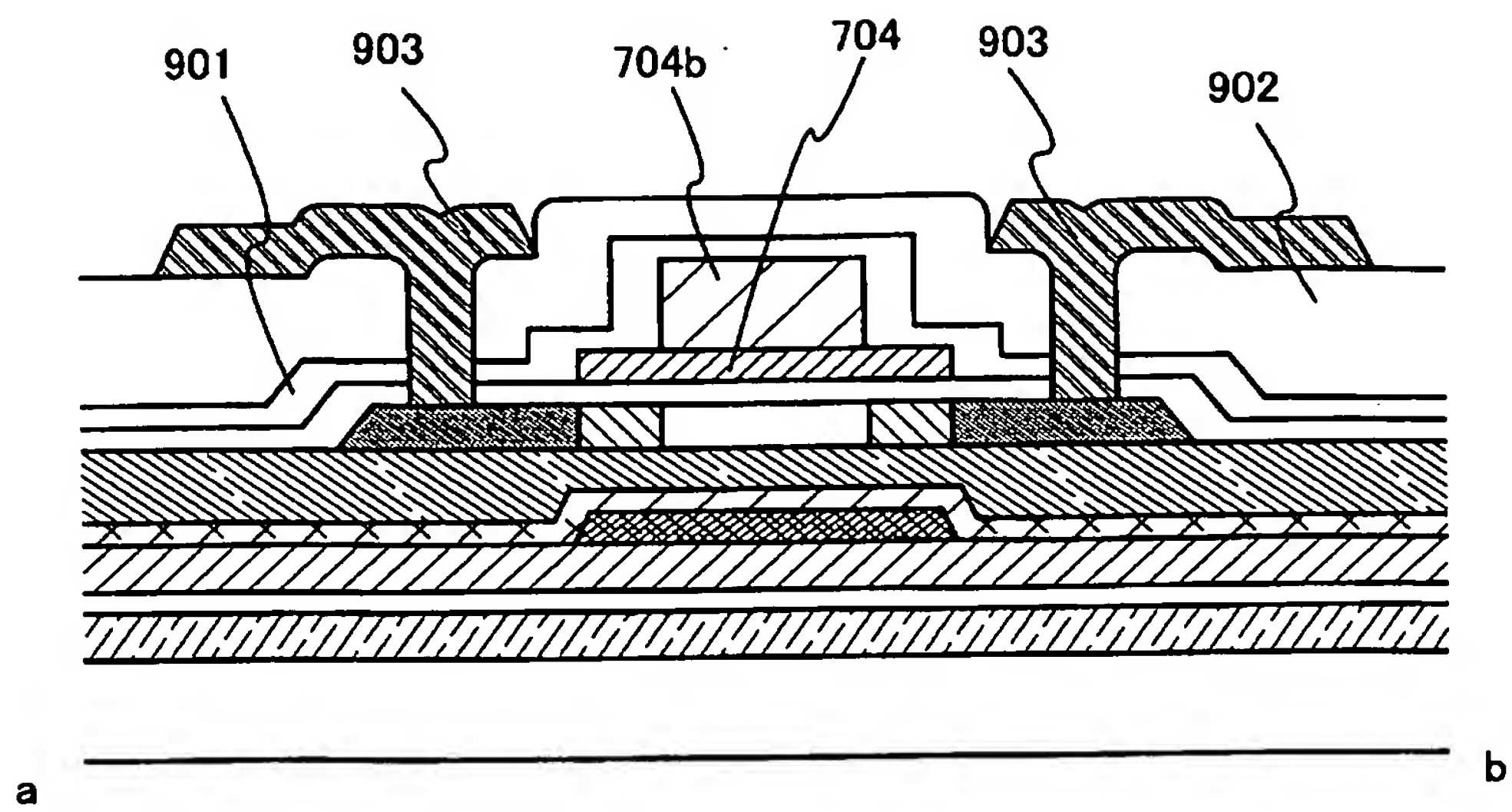


(B)

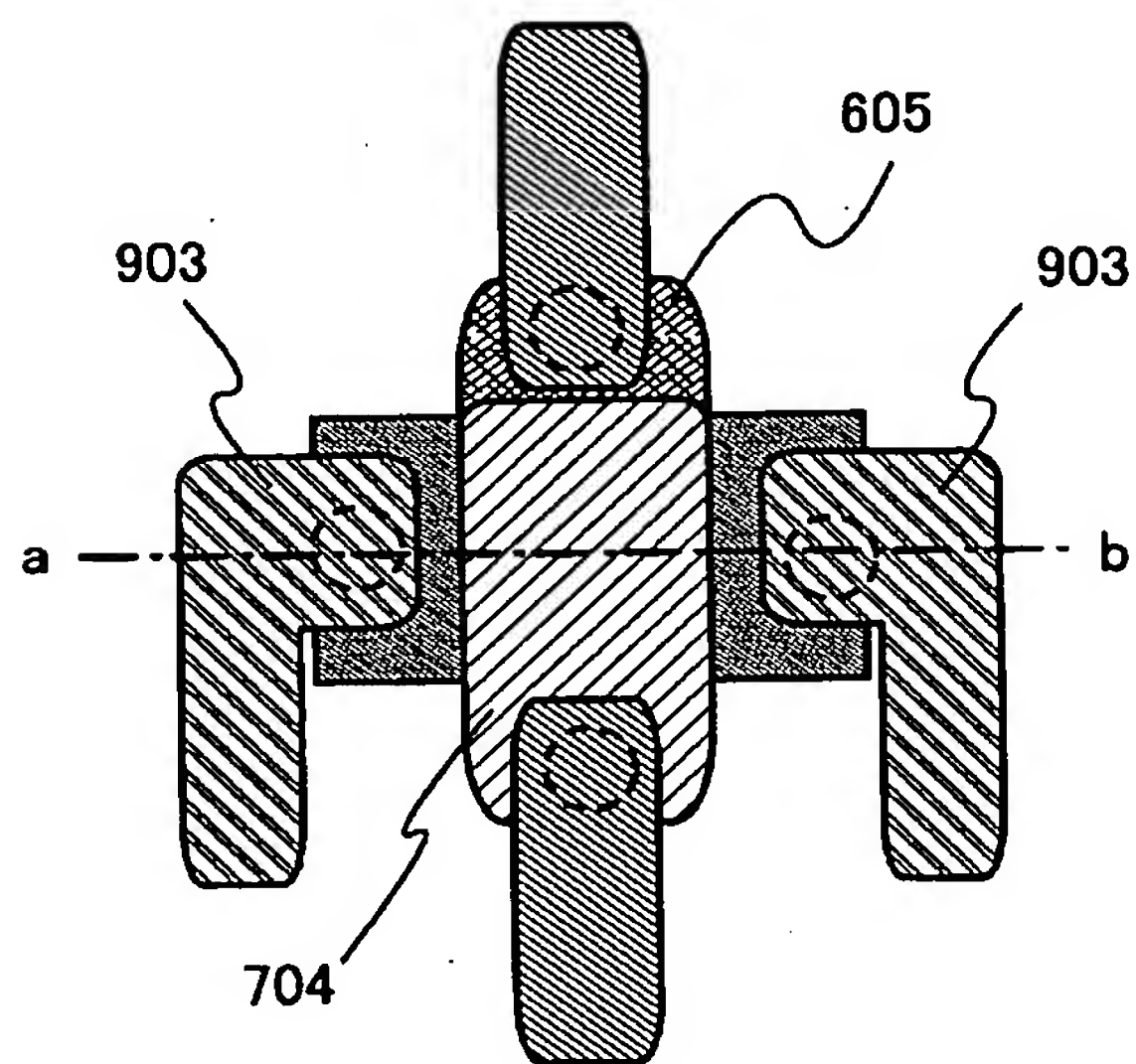


【 図 9 】

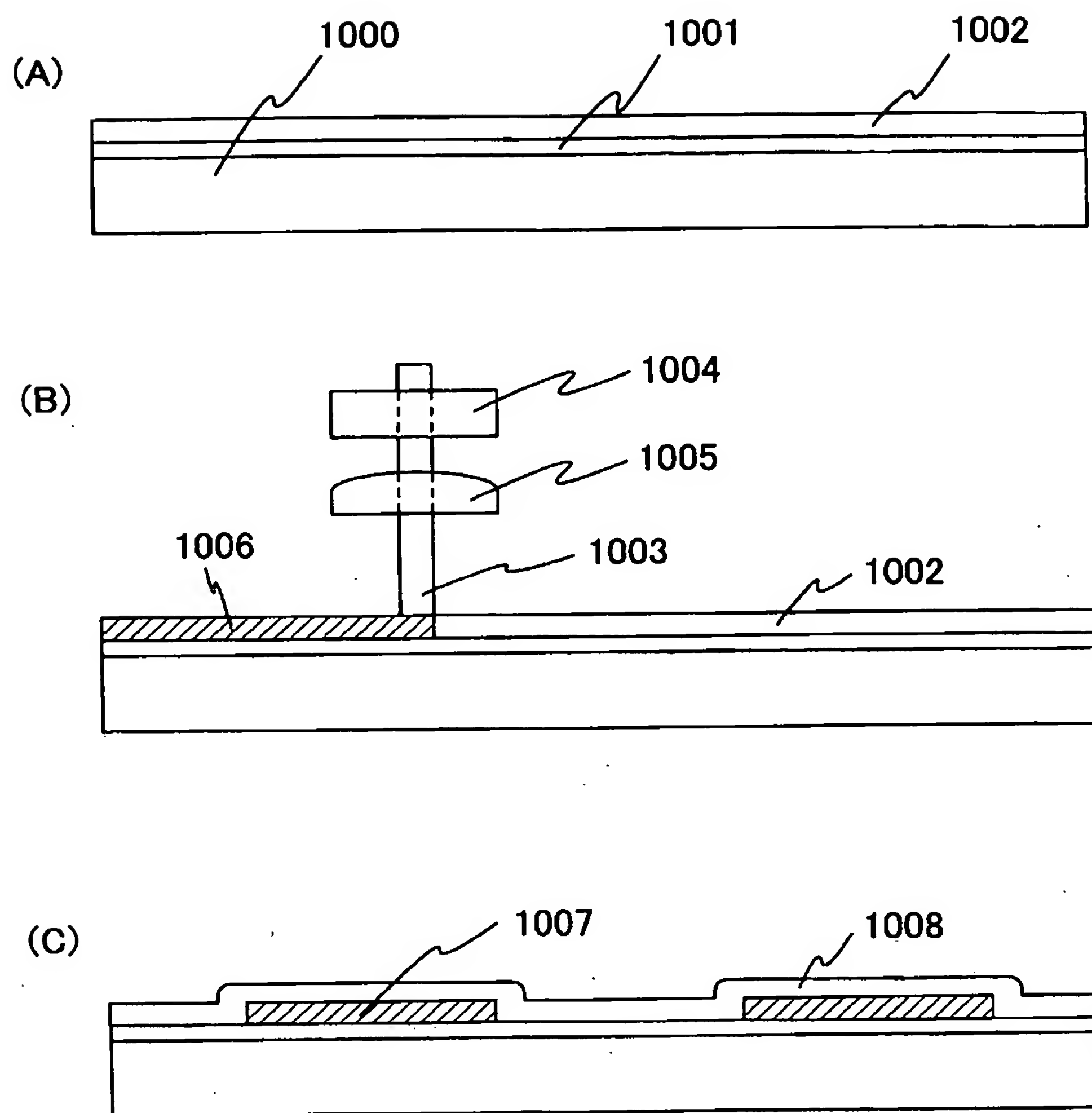
(A)

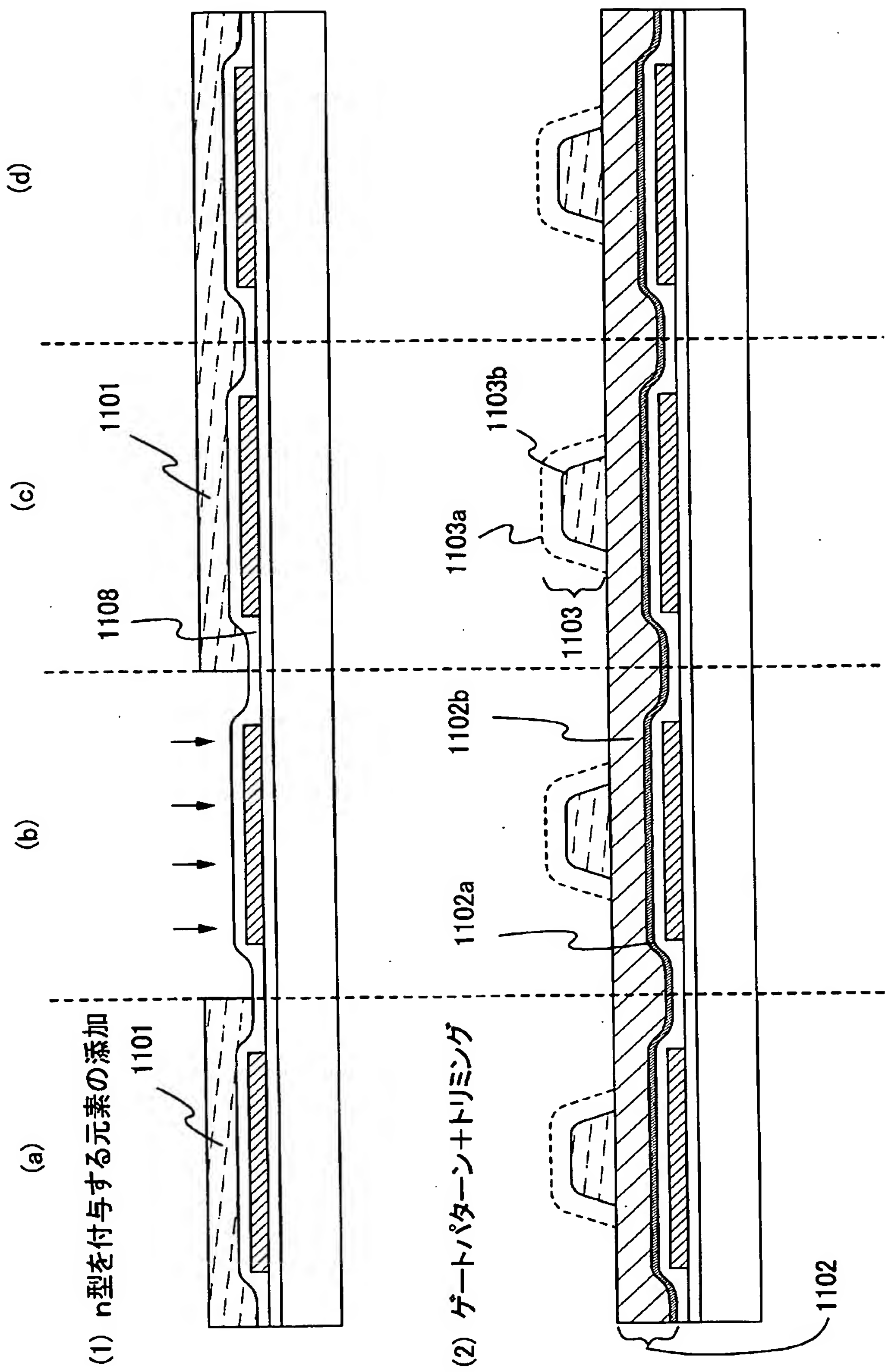


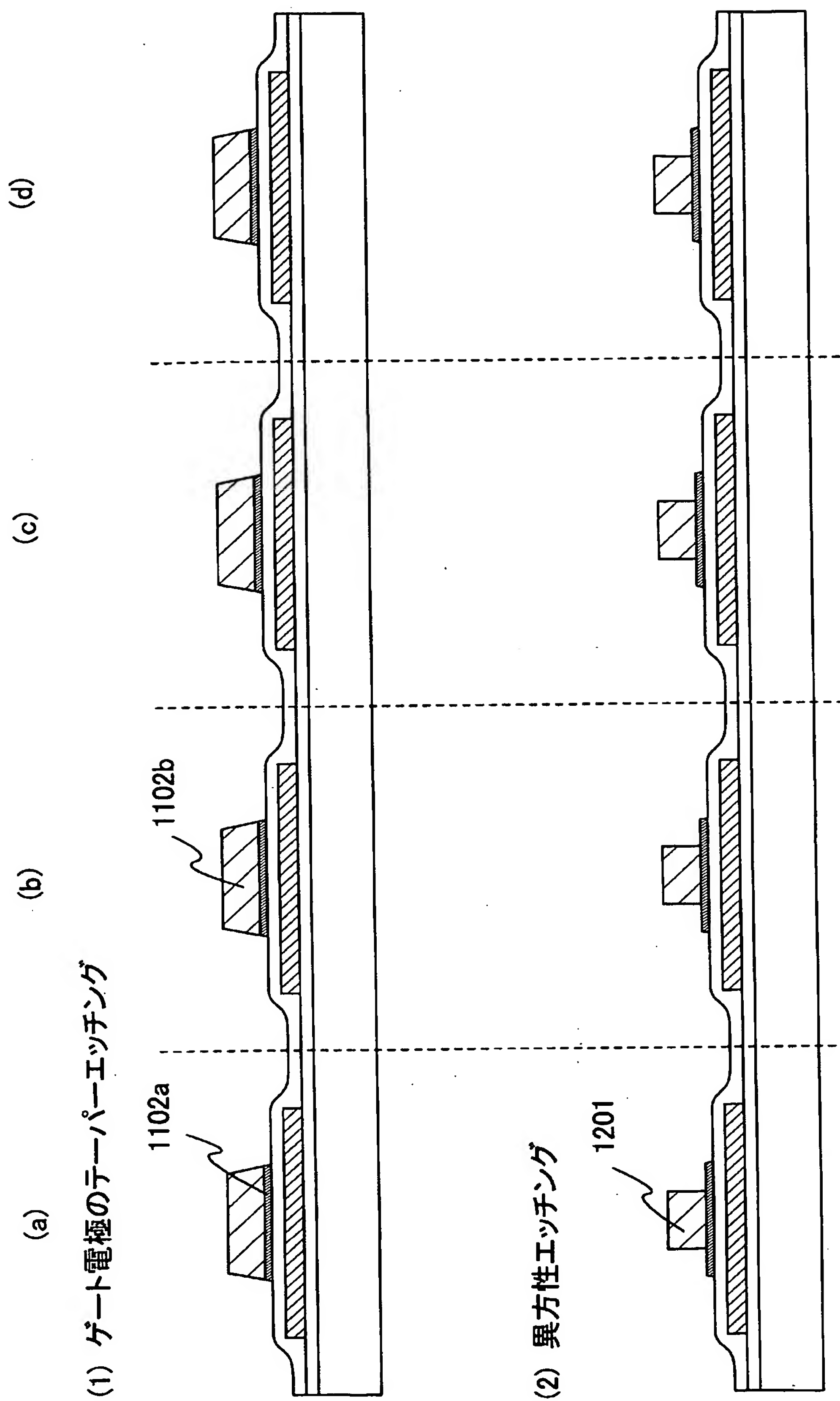
(B)

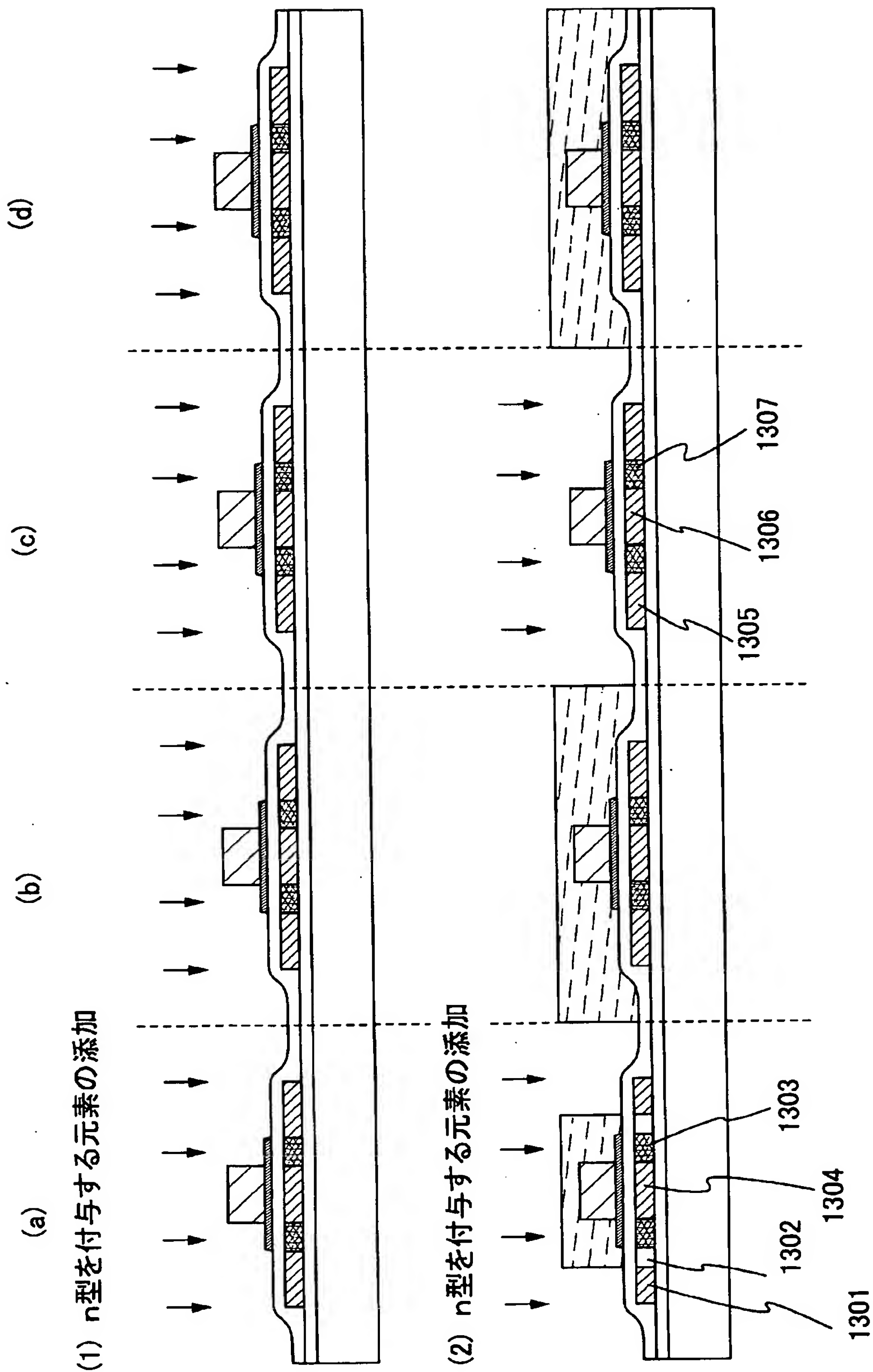


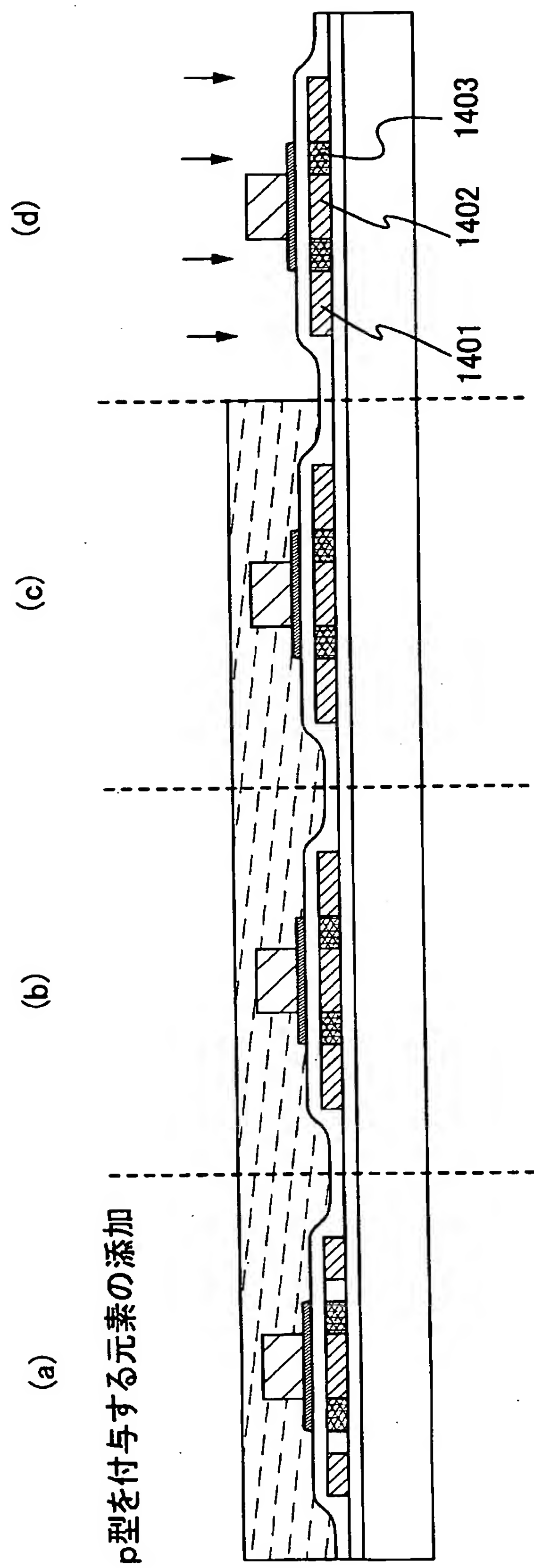
【图 10】



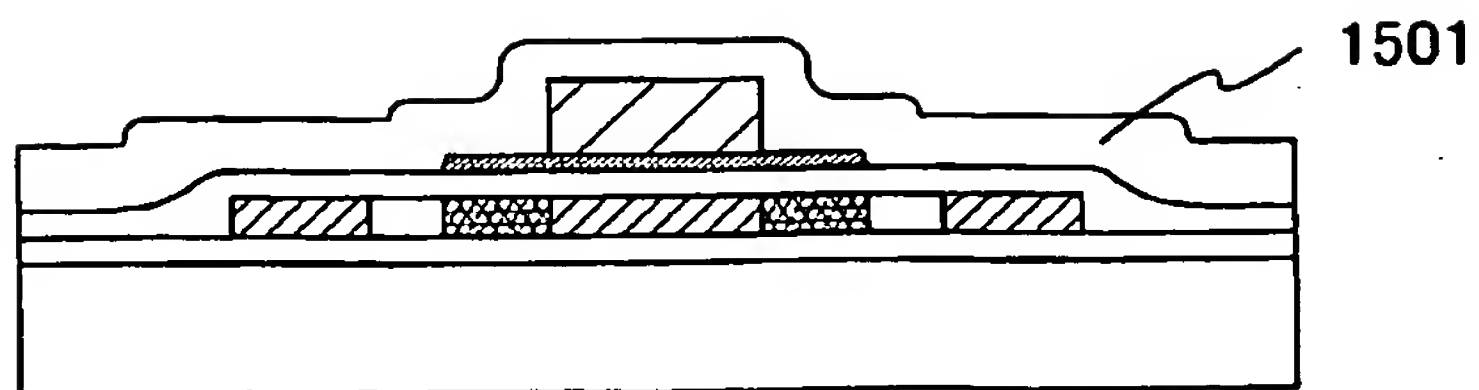




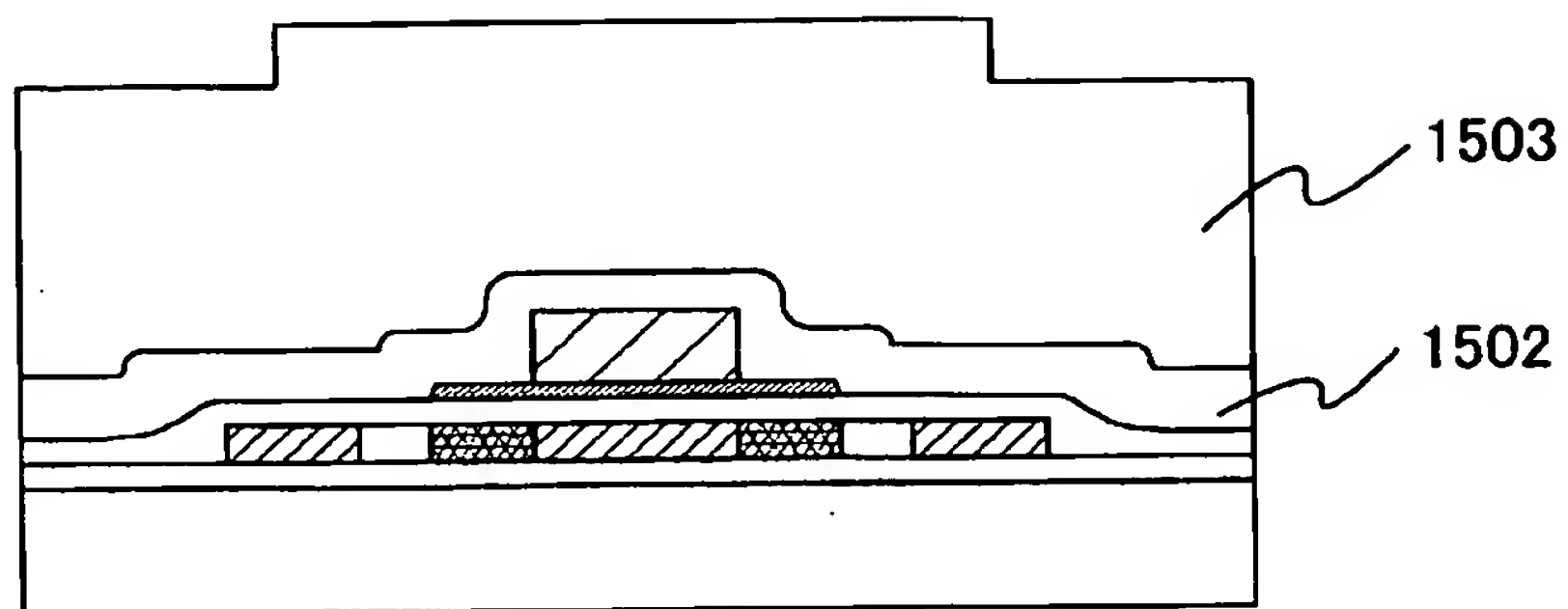




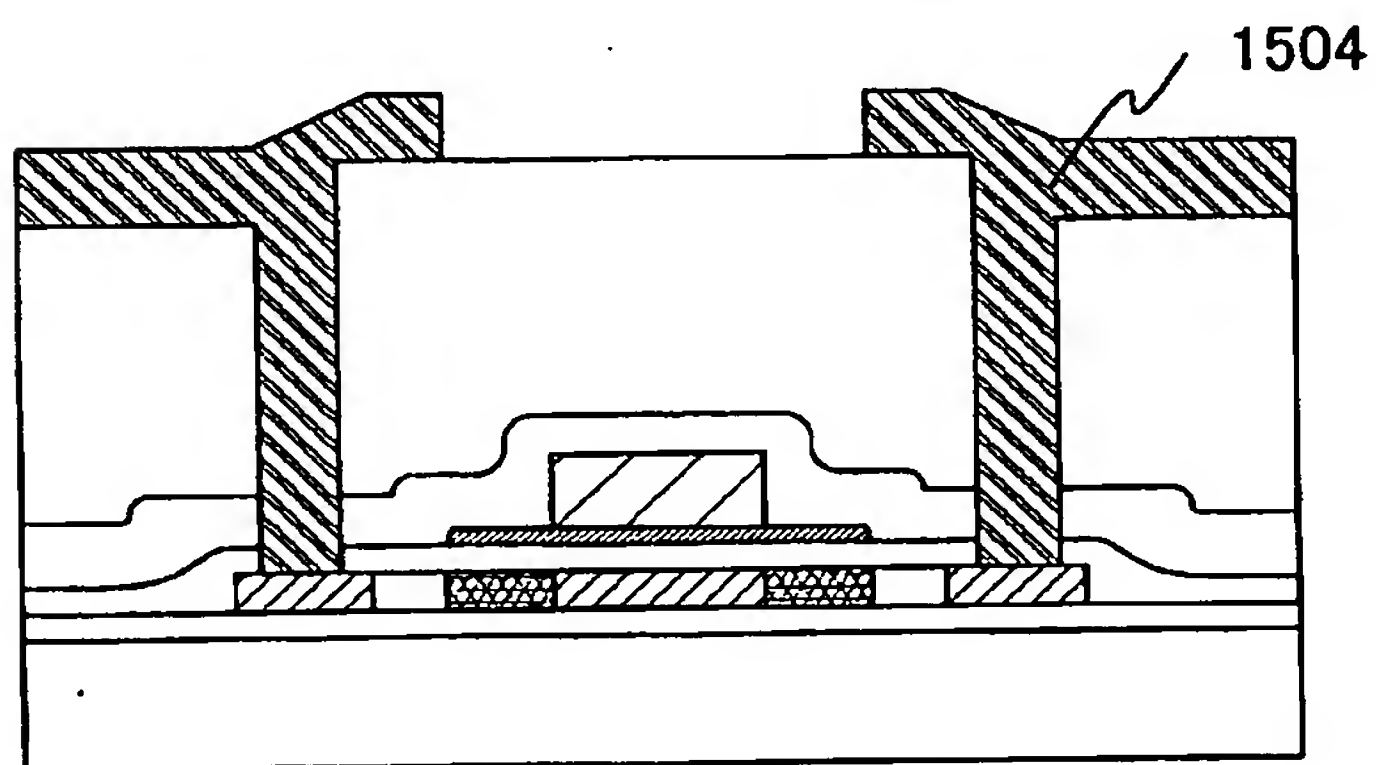
(1)

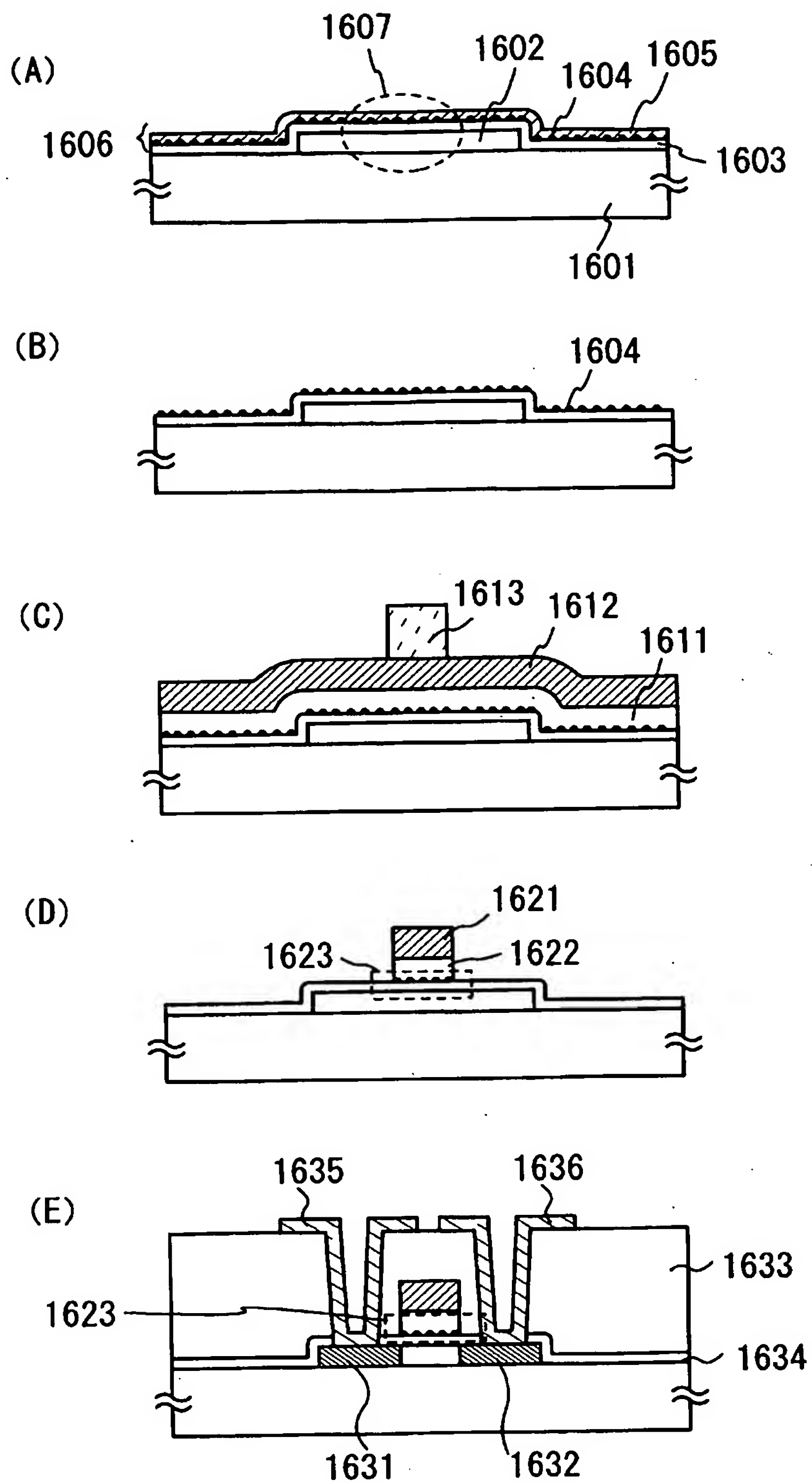


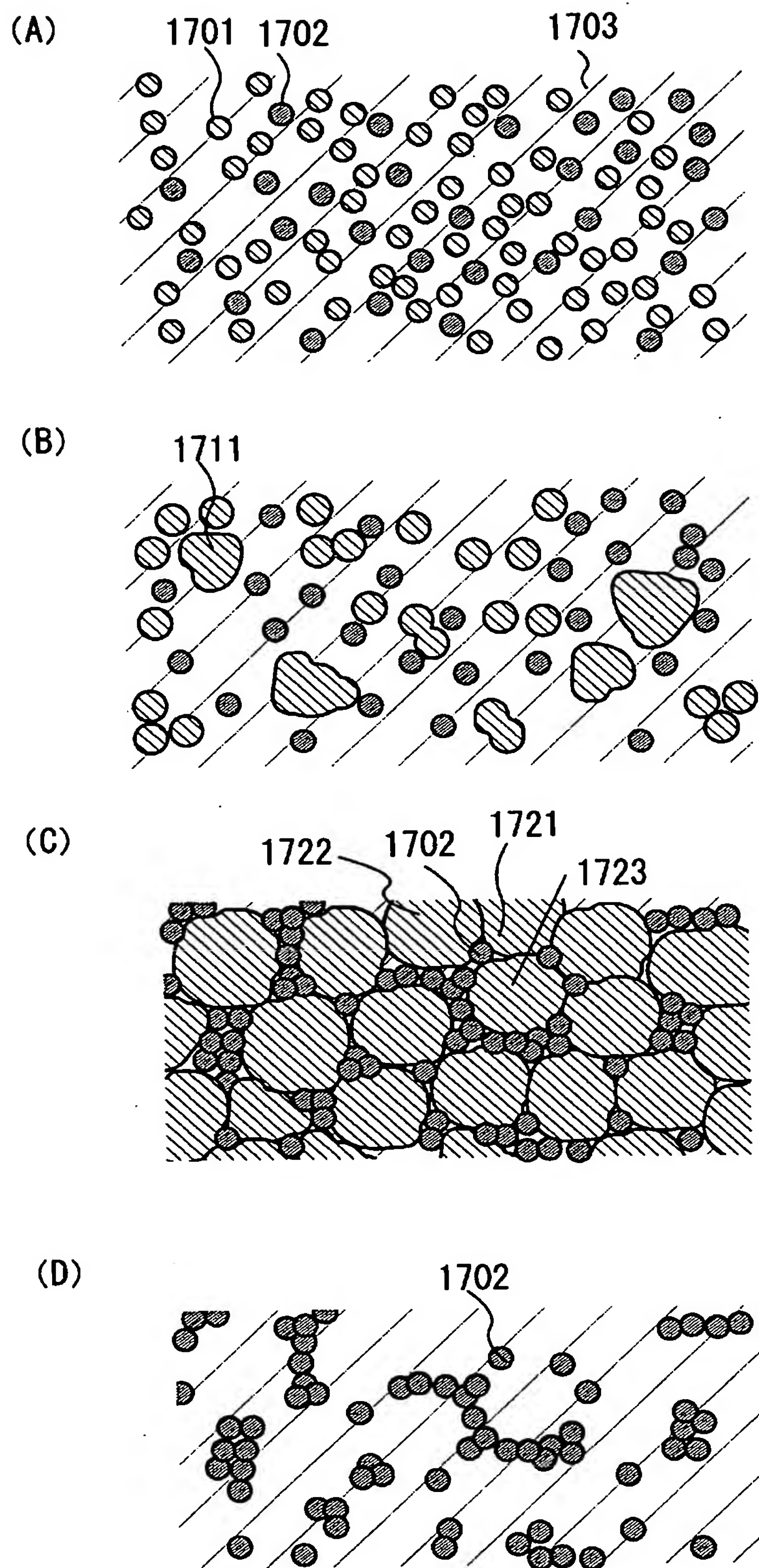
(2)



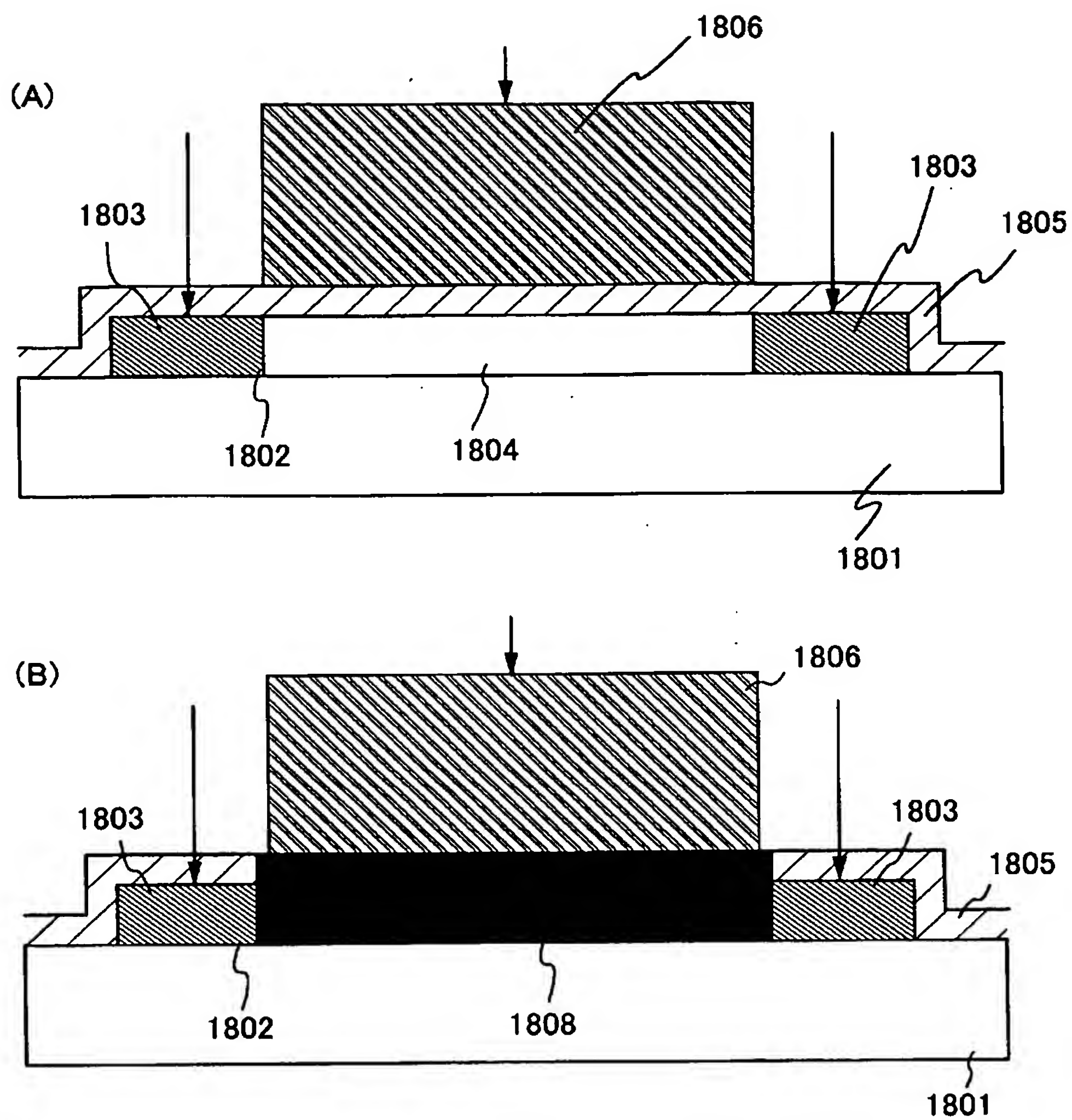
(3)



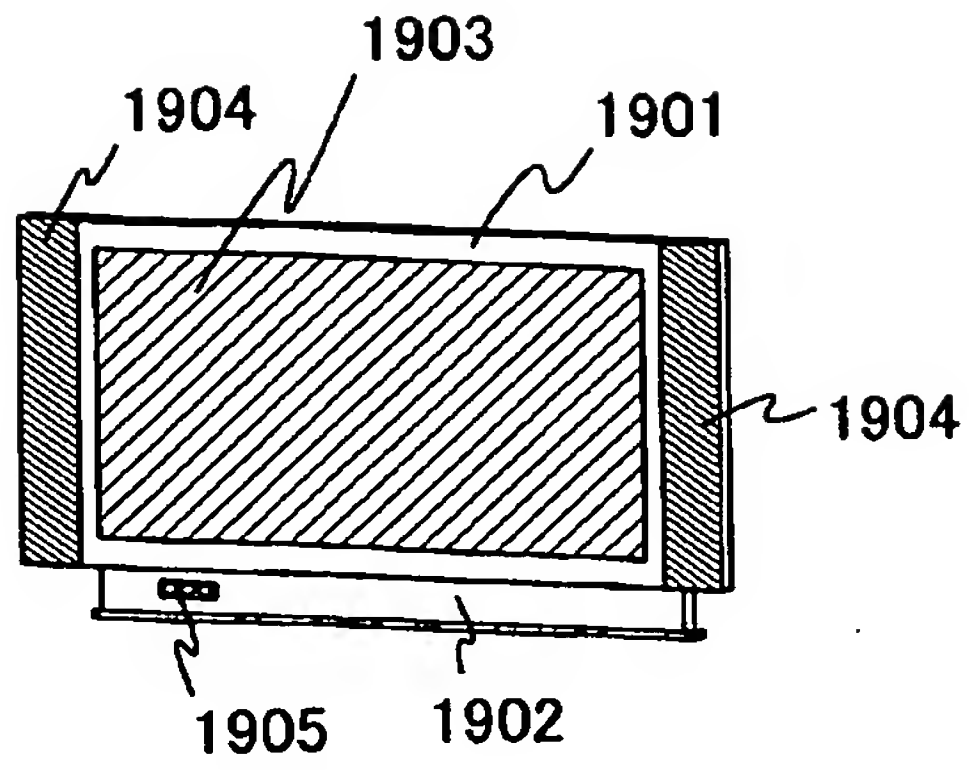




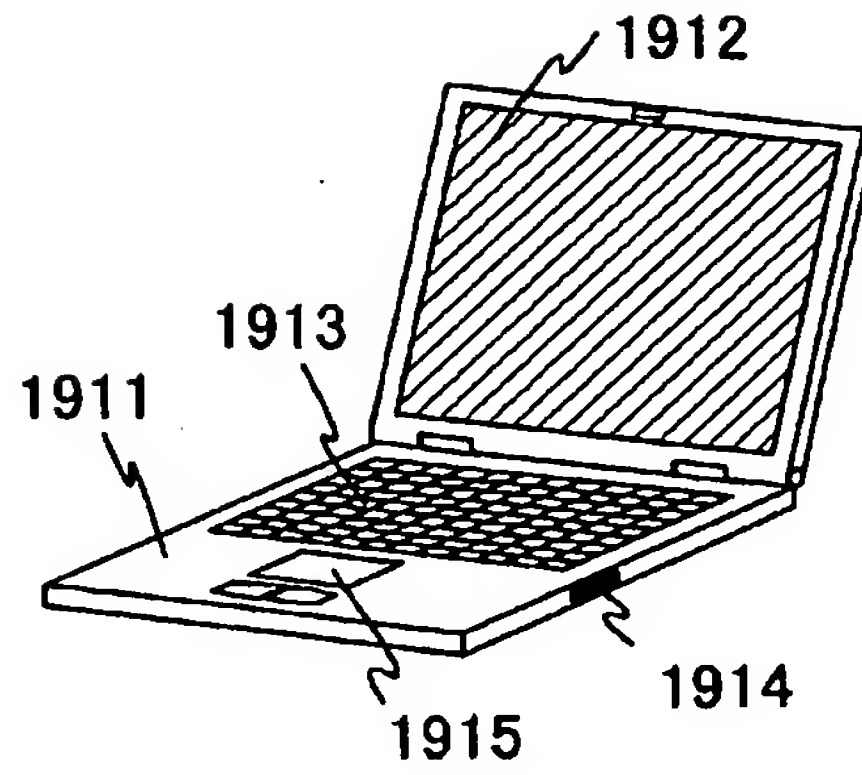
【図 18】



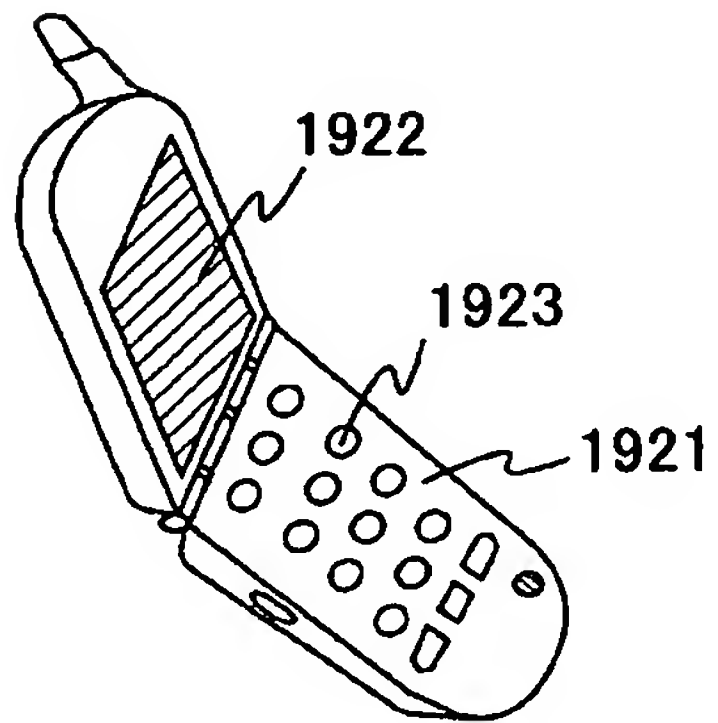
(A)



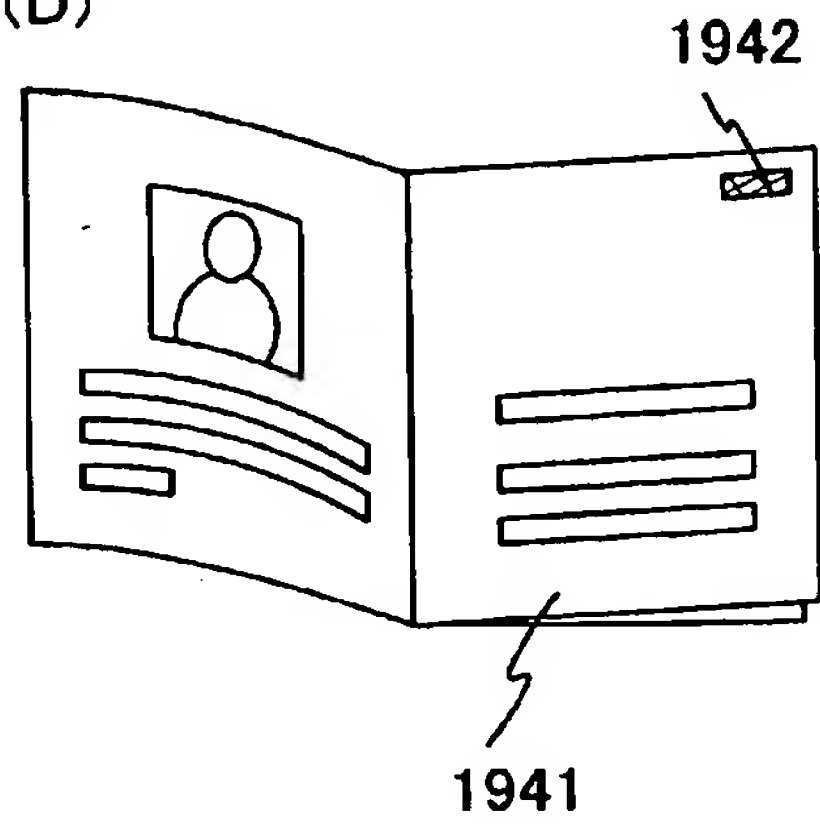
(B)



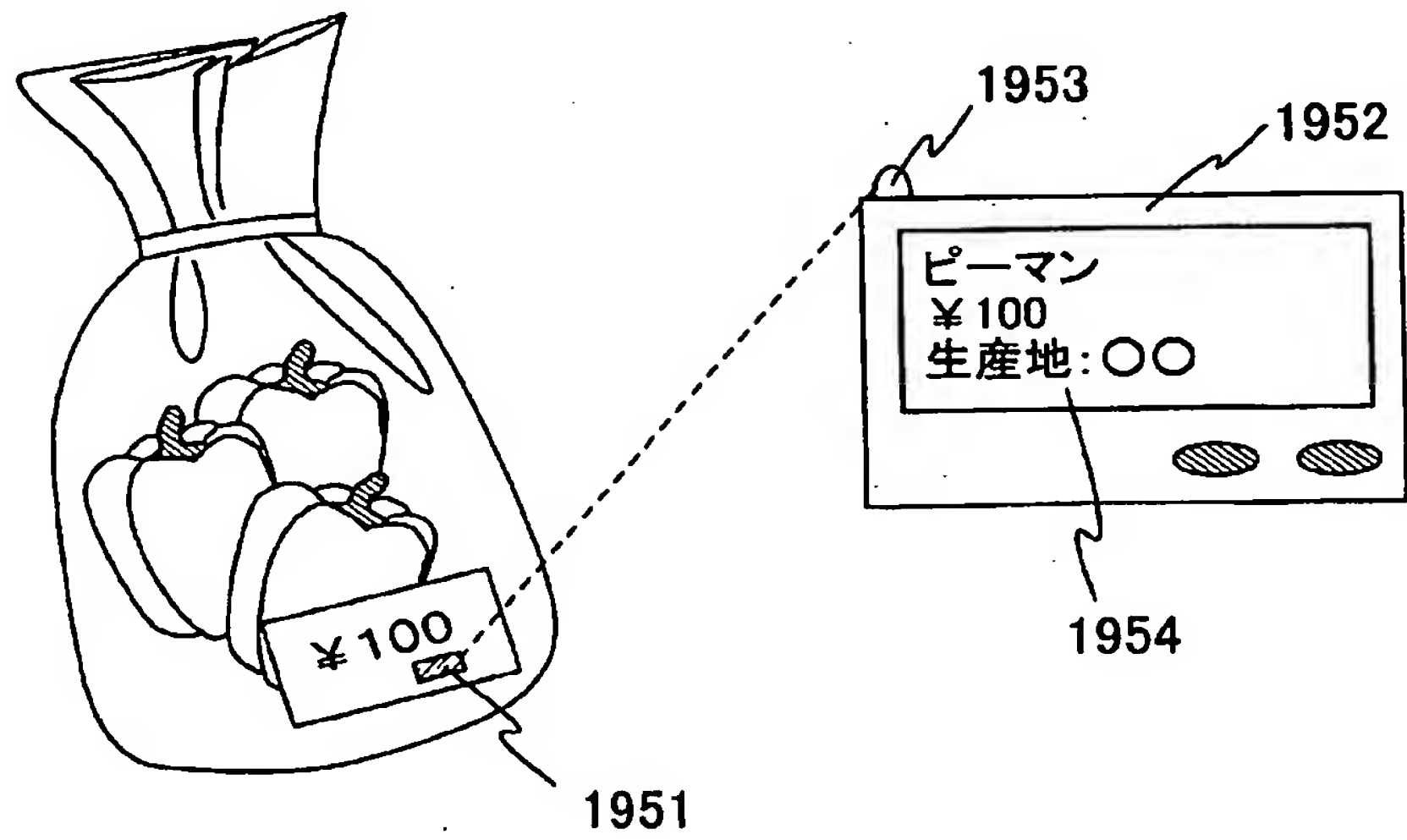
(C)



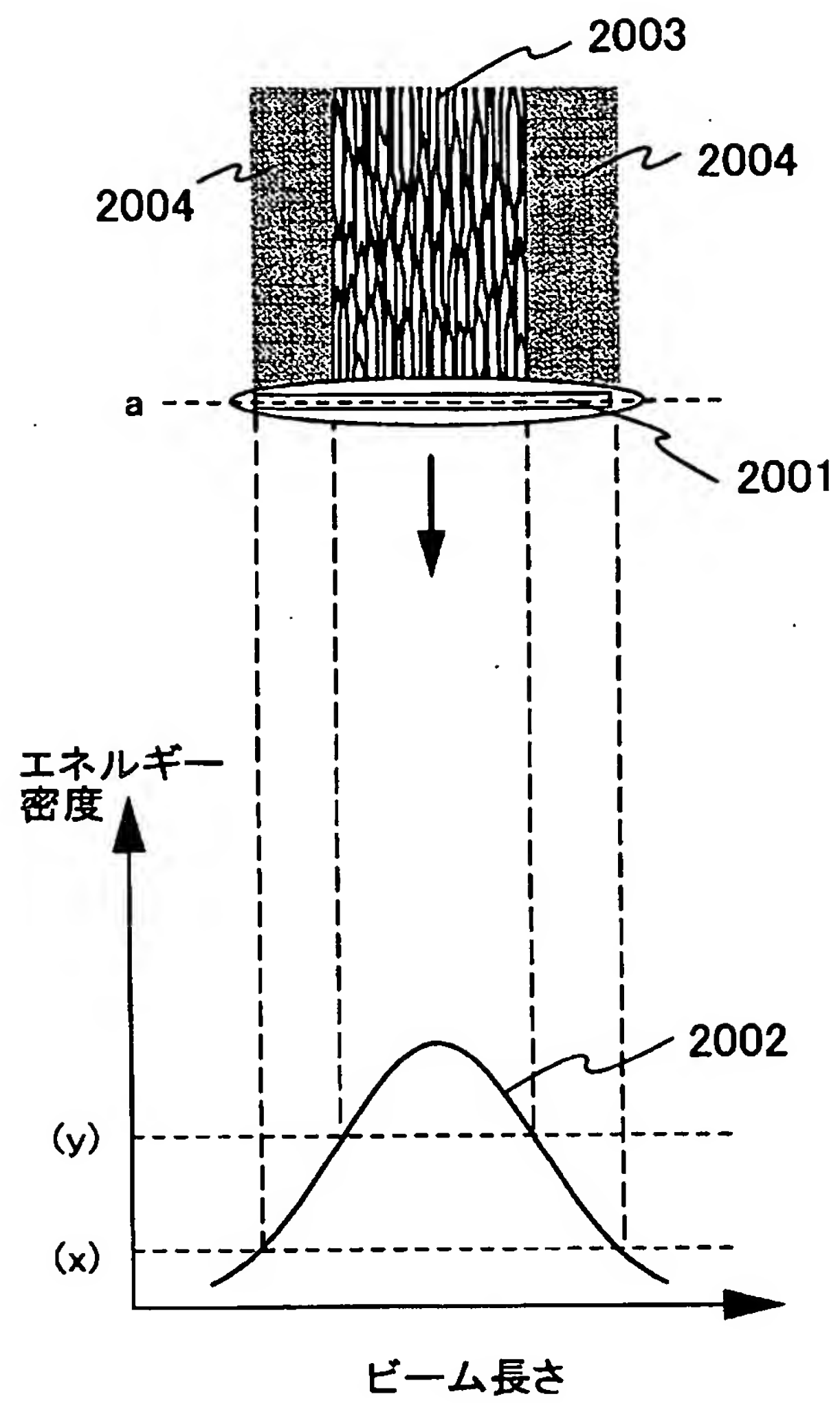
(D)



(E)

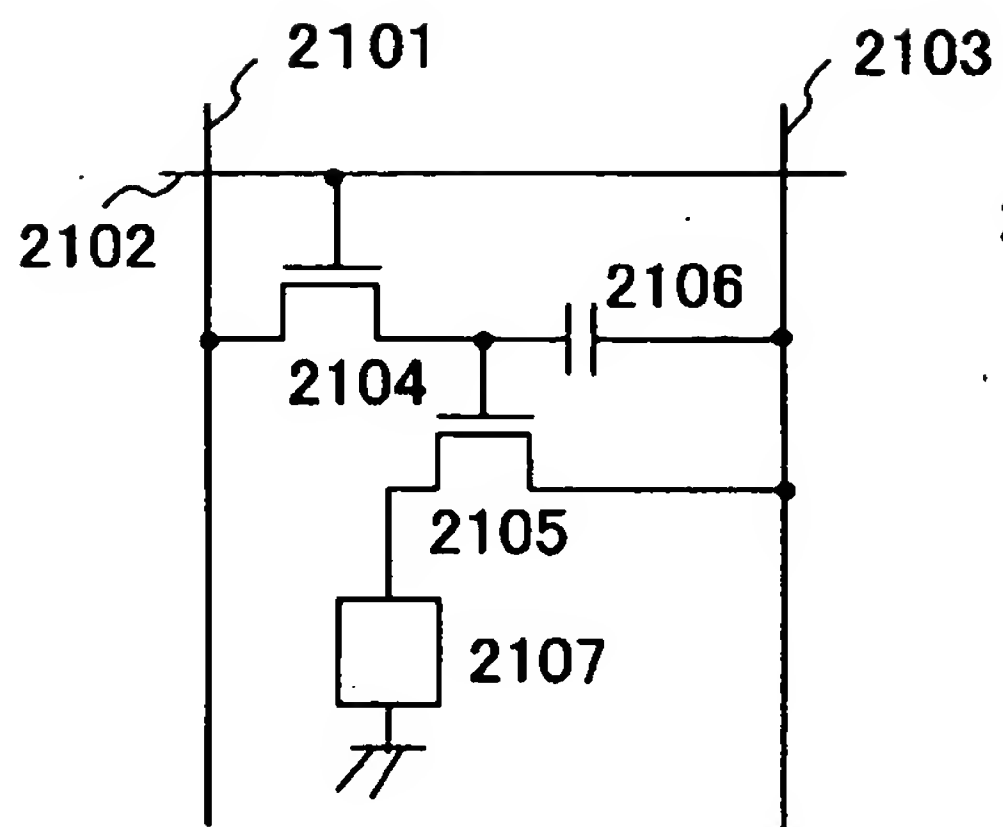


【図 20】

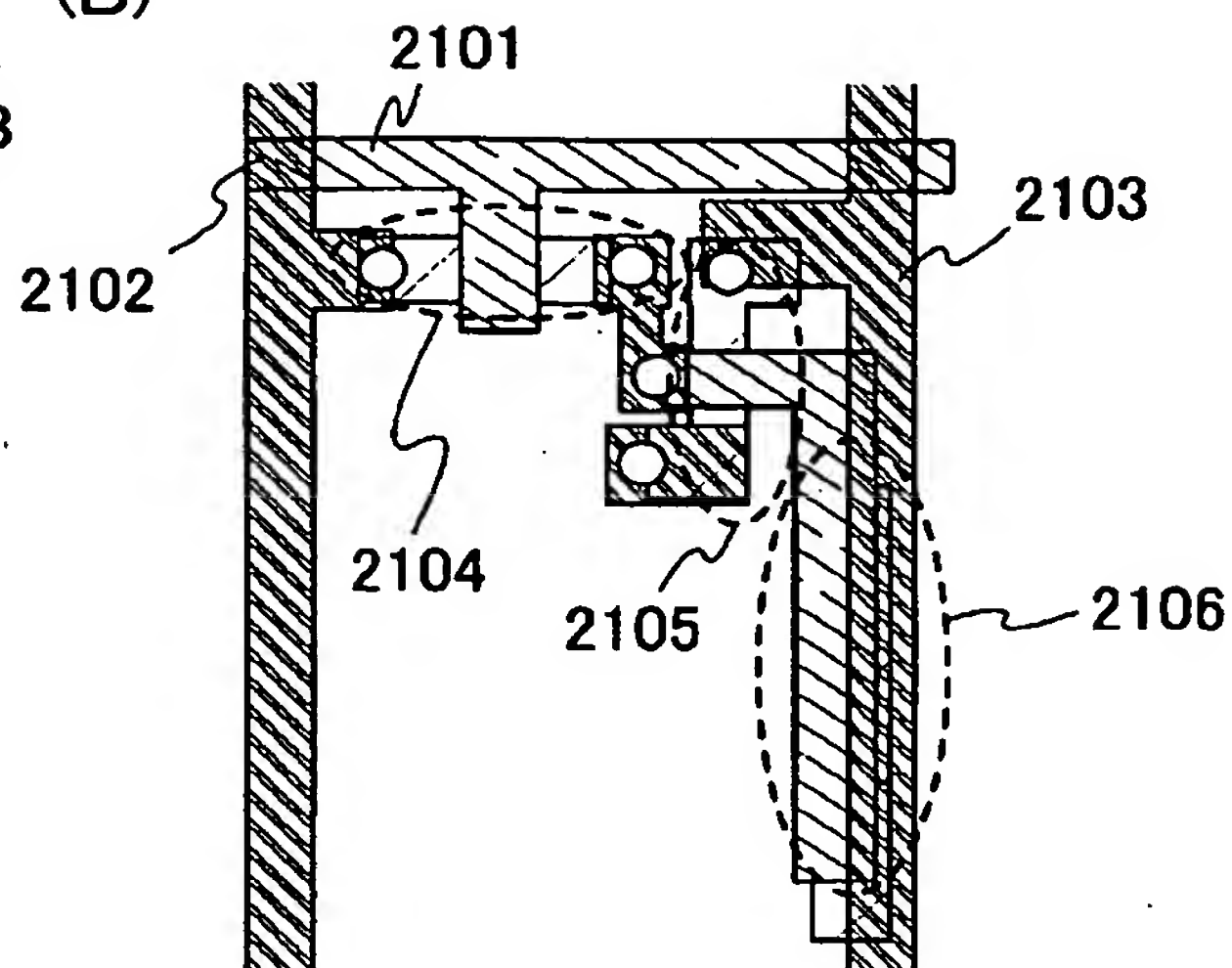


- (x) 結晶性領域が形成されるしきい値
- (y) 大粒径の結晶性領域が形成されるしきい値

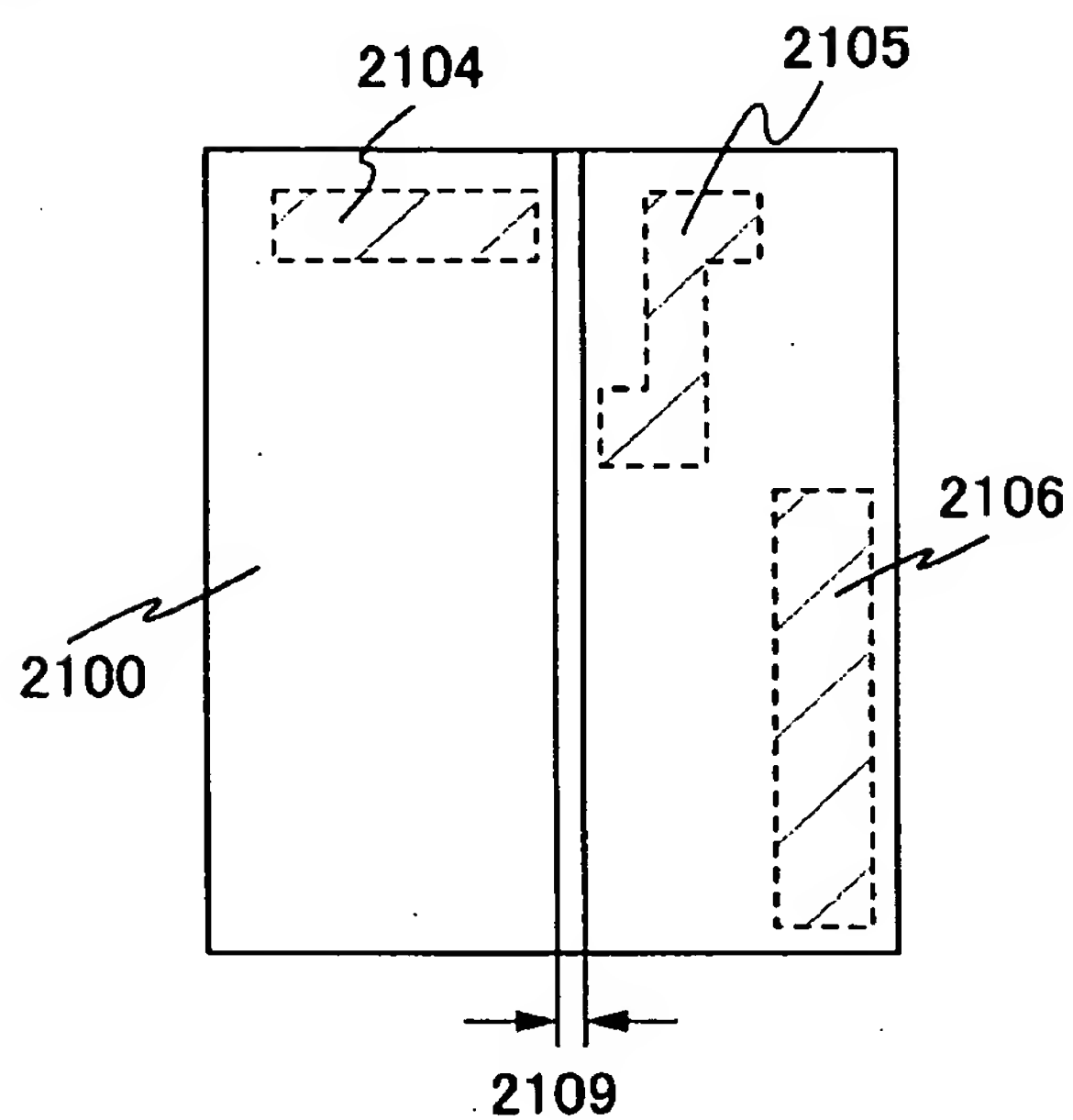
(A)



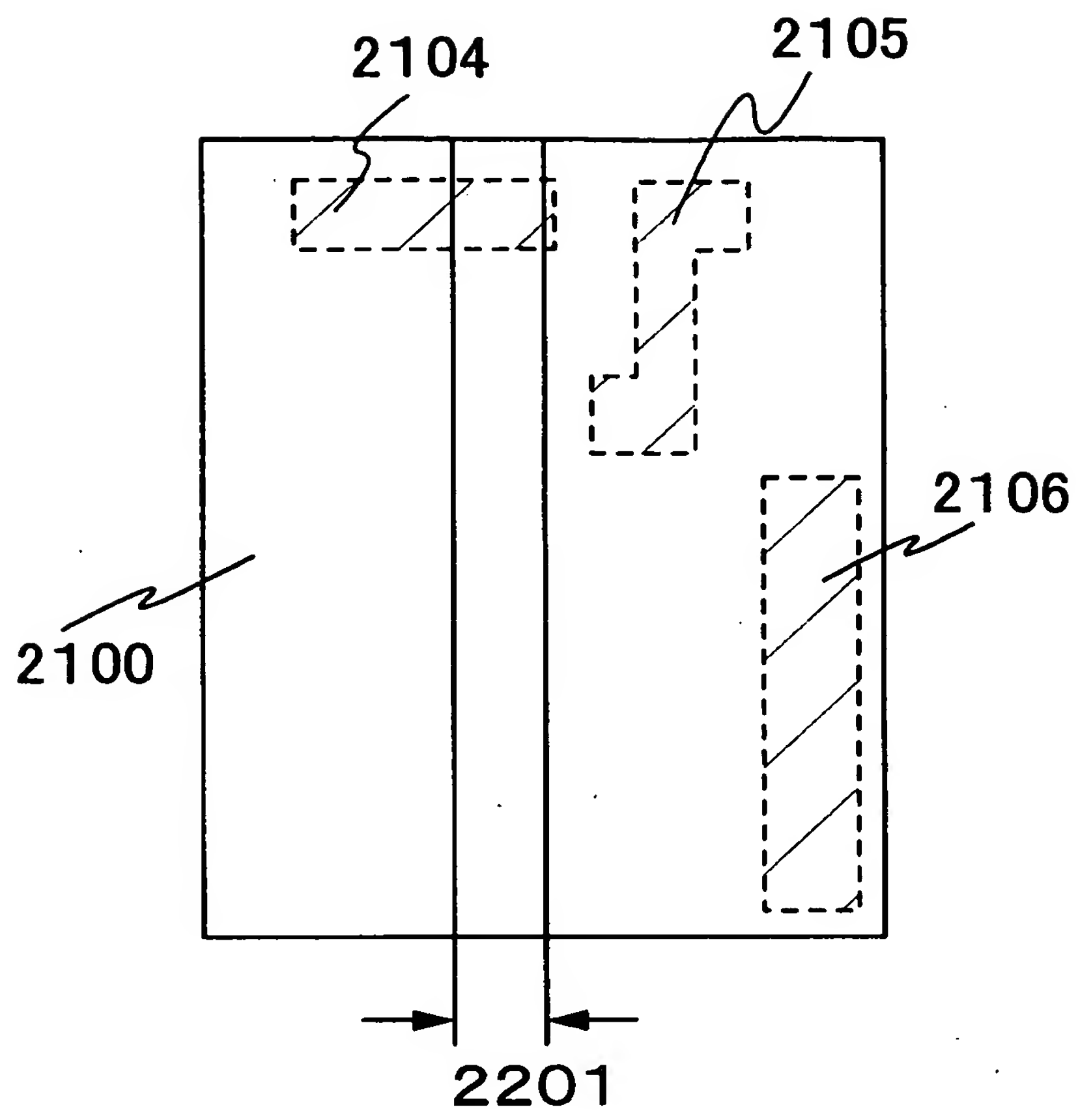
(B)



(C)



【图 2 2】



【書類名】 要約書

【課題】 レーザビームが照射された領域全体に占める微結晶が形成される領域の割合を減らし、半導体膜に対して良好にレーザ照射を行うことができるレーザ照射装置を提供すること、およびレーザ照射方法を提供すること。

【解決手段】 レーザ発振器から出射したレーザ光をスリットを通過させることによって強度の弱い部分を遮断した後にミラーで偏向させ、このレーザ光を2枚の凸型シリンドリカルレンズを用いて任意の大きさにビームの整形をした後に照射面に照射する。

出願人履歴

0 0 0 1 5 3 8 7 8

19900817

新規登録

神奈川県厚木市長谷398番地
株式会社半導体エネルギー研究所

From the INTERNATIONAL BUREAU

PCTNOTIFICATION CONCERNING
SUBMISSION OR TRANSMITTAL
OF PRIORITY DOCUMENT

(PCT Administrative Instructions, Section 411)

To:

SEMICONDUCTOR ENERGY LABORATORY CO.,
LTD.
398, Hase
Atsugi-shi, Kanagawa
2430036
JAPON

Date of mailing (day/month/year) 08 December 2005 (08.12.2005)	
Applicant's or agent's file reference 00000PCT8113	IMPORTANT NOTIFICATION
International application No. PCT/JP2005/015114	International filing date (day/month/year) 12 August 2005 (12.08.2005)
International publication date (day/month/year) Not yet published	Priority date (day/month/year) 23 August 2004 (23.08.2004)
Applicant SEMICONDUCTOR ENERGY LABORATORY CO., LTD. et al	

- By means of this Form, which replaces any previously issued notification concerning submission or transmittal of priority documents, the applicant is hereby notified of the date of receipt by the International Bureau of the priority document(s) relating to all earlier application(s) whose priority is claimed. Unless otherwise indicated by the letters "NR", in the right-hand column or by an asterisk appearing next to a date of receipt, the priority document concerned was submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b).
- (If applicable)* The letters "NR" appearing in the right-hand column denote a priority document which, on the date of mailing of this Form, had not yet been received by the International Bureau under Rule 17.1(a) or (b). Where, under Rule 17.1(a), the priority document must be submitted by the applicant to the receiving Office or the International Bureau, but the applicant fails to submit the priority document within the applicable time limit under that Rule, **the attention of the applicant is directed to Rule 17.1(c)** which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.
- (If applicable)* An asterisk (*) appearing next to a date of receipt, in the right-hand column, denotes a priority document submitted or transmitted to the International Bureau but not in compliance with Rule 17.1(a) or (b) (the priority document was received after the time limit prescribed in Rule 17.1(a) or the request to prepare and transmit the priority document was submitted to the receiving Office after the applicable time limit under Rule 17.1(b)). Even though the priority document was not furnished in compliance with Rule 17.1(a) or (b), the International Bureau will nevertheless transmit a copy of the document to the designated Offices, for their consideration. In case such a copy is not accepted by the designated Office as the priority document, Rule 17.1(c) provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.

Priority datePriority application No.Country or regional Office
or PCT receiving OfficeDate of receipt
of priority document

23 August 2004 (23.08.2004)

2004-243044

JP

15 September 2005 (15.09.2005)

The International Bureau of WIPO
34, chemin des Colombettes
1211 Geneva 20, Switzerland

Authorized officer

Kuwahara Yoshiko

Facsimile No. +41 22 338 82 70

Facsimile No. +41 22 338 90 90

Telephone No. +41 22 338 91 76